

MCP4021/2/3/4

基于 WiperLock™ 技术的低成本非易失性数字电位计

特性

- 非易失性数字电位计，提供 SOT-23、 SOIC、MSOP 和 DFN 四种封装形式
- 64 个抽头：在 A 和 B 端间利用抽头形成 63 个分级电阻
- 简单 Up/$\overline{Down}$ （U/$\overline{D}$）协议
- 上电自动调用保存的电刷设置
- 电阻阻值：2.1 kΩ、 5 kΩ、 10 kΩ 或 50 kΩ
- 低温度系数：
  - 绝对值 （变阻器）：50 ppm （0°C 至 70°C 内的典型值）
  - 比率 （电位计）：10 ppm （典型值）
- 低电刷电阻：75Ω （典型值）
- WiperLock™ 技术可保护非易失性存储器（EEPROM）中的电刷设置
- 可承受高电平数字输入：最高可达 12.5V
- 低功耗运行：静态电流最大值为 1 μA
- 宽工作电压范围：2.7V 至 5.5V
- 扩展级温度范围：-40°C 至 +125°C

应用

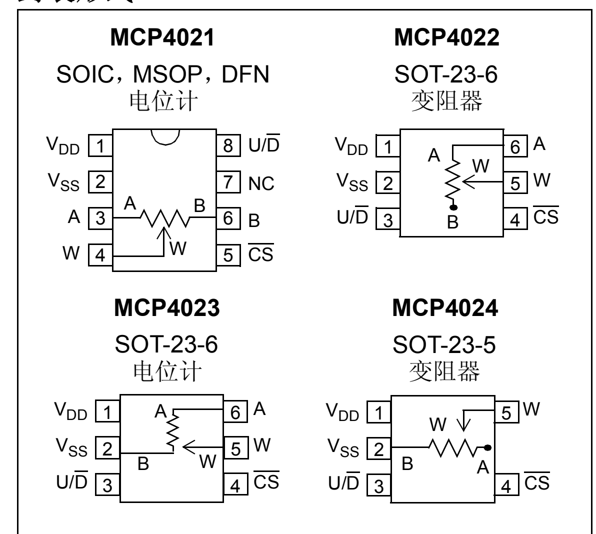
- 电源的调整和校准
- 可在新设计中取代传统机械电位计
- 仪表、偏置和增益调节

说明

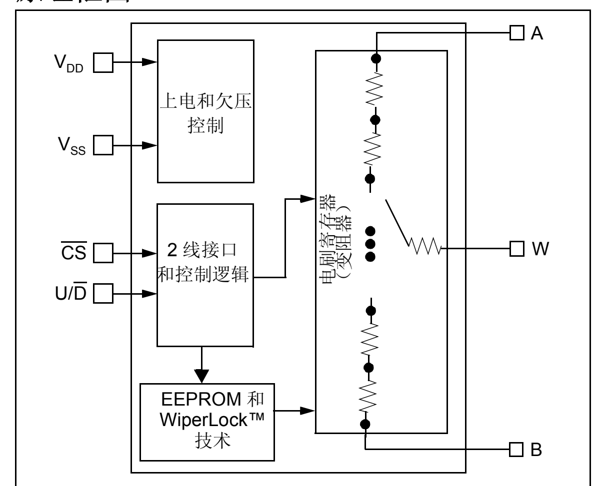
MCP4021/2/3/4 系列器件是 6 位分辨率的非易失性数字电位计，它既可以配置成电位计，也可以配置成变阻器。通过简单的 Up/$\overline{Down}$ （U/$\overline{D}$）串行接口对电刷设置进行控制。

该系列器件采用了 Microchip 的 WiperLock 技术，它允许在 EEPROM 中保存应用特定的校准设置，而不需要使用额外的写保护引脚。

封装形式



原理框图



器件特点

器件	电刷配置	存储器类型	电阻 （典型值）		调节级数	V_{DD} 工作范围	控制接口	WiperLock™ 技术
			选项 （kΩ）	电刷 （Ω）				
MCP4021	电位计 (1)	EE	2.1,5.0,10.0,50.0	75	64	2.7V - 5.5V	U/$\overline{D}$	是
MCP4022	变阻器	EE	2.1,5.0,10.0,50.0	75	64	2.7V- 5.5V	U/$\overline{D}$	是
MCP4023	电位计	EE	2.1,5.0,10.0,50.0	75	64	2.7V - 5.5V	U/$\overline{D}$	是
MCP4024	变阻器	EE	2.1,5.0,10.0,50.0	75	64	2.7V - 5.5V	U/$\overline{D}$	是

注 1： 如果将 A 或 B 端任意一端悬空，则器件配置为变阻器模式。

1.0 电气特性

绝对最大额定值 †

V_{DD} 6.5V

相对于 V_{SS} 的 $\overline{CS}$ 和 $U/\overline{D}$ 引脚 ....-0.3V 至 12.5V

相对于 V_{SS} 的 A、 B 和 W 端电压 ....-0.3V 至 V_{DD} + 0.3V

输入引脚电流....................±10 mA

电源引脚电流....................±10 mA

电位计引脚电流....................±2.5 mA

储存温度.................... -65°C 至 +150°C

上电后的环境温度 .... -55°C 至 +125°C

所有引脚的 ESD 保护参数..........≥ 4 kV（HBM）， ≥400V（MM）

最大结温 T_J ....+150°C

† 注意：如果器件工作条件超过上述 "绝对最大额定值"，可能会对器件造成永久性损坏。上述值仅为运行条件的极大值，我们不建议器件在该规范规定的范围以外运行。器件长时间工作在绝对最大极限条件下，其稳定性会受到影响。

AC/DC 特性

电气规范：除非另有说明，否则所有参数适用于规定的工作范围。
T_A = -40°C 至 +125°C， 2.1kΩ， 5 kΩ， 10kΩ 和 50 kΩ 器件。典型值参数条件是在 V_{DD} = 5.5V， V_{SS} = 0V， T_A = +25°C。

参数	符号	最小值	典型值	最大值	单位	条件
工作电压范围	V_{DD}	2.7	—	5.5	V	
$\overline{CS}$ 引脚输入电压	V_{CS}	V_{SS}	—	12.5	V	$\overline{CS}$ 引脚电压有三个状态 （V_{IL}、 V_{IH} 或 V_{IHH}）。（注 **6**）
供电电流	I_{DD}	—	45	—	µA	5.5V， $\overline{CS}$ = V_{SS}， $f_{U/\overline{D}}$ = 1 MHz
		—	15	—	µA	2.7V， $\overline{CS}$ = V_{SS}， $f_{U/\overline{D}}$ = 1 MHz
		—	0.3	1	µA	串行接口无效 （$\overline{CS}$ = V_{IH}， $U/\overline{D}$ = V_{IH}）
		—	0.6	3	mA	T_A = +25°C
电阻 （± 20%）	R_{AB}	1.68	2.1	2.52	kΩ	-202 器件 （注 **1**）
		4.0	5	6.0	kΩ	-502 器件 （注 **1**）
		8.0	10	12.0	kΩ	-103 器件 （注 **1**）
		40.0	50	60.0	kΩ	-503 器件 （注 **1**）
分辨率	N		64		抽头数	无丢失代码
步长电阻	R_S	—	R_{AB} / 63	—	Ω	注 **6**

注 **1：** 电阻定义为 A 与 B 端间的电阻值。

2： 当 V_A = V_{DD} 和 V_B = V_{SS} （-202 器件 V_A = 4V）时，在 V_W 处测量 INL 和 DNL。

3： 仅 **MCP4021/23**，测试条件：I_W = 1.9 mA， code = 00h。

4： 仅 **MCP4022/24**，测试条件：

器件电阻	某一电压下的电流值		注释
	5.5V	**2.7V**	
2.1 kΩ	2.25 mA	1.1 mA	**MCP4022** 包括 V_{WZSE} **MCP4024** 包括 V_{WFSE}
5 kΩ	1.4 mA	450 µA	
10 kΩ	450 µA	210 µA	
50 kΩ	90 µA	40 µA	

5： 电阻上 A、 W 和 B 端相互之间的极性不作限制。

6： 此规范由设计设定。

7： 非线性度受电刷电阻 （R_W）影响，它会随电压和温度的波动而产生较为明显的变化。请参考**第 6.0 节 "电阻"**以了解更多相关信息。

8： 外部连接 **MCP4021**，以符合 **MCP4022** 和 **MCP4024** 的配置，然后进行测试。

AC/DC 特性 （续）

电气规范：除非另有说明，否则所有参数适用于规定的工作范围。
T_A = -40°C 至 +125°C， 2.1kΩ， 5 kΩ， 10kΩ 和 50 kΩ 器件。典型值参数条件是在 V_{DD} = 5.5V， V_{SS} = 0V， T_A = +25°C。

参数	符号	最小值	典型值	最大值	单位	条件	
电刷电阻 （注 **3**，注 **4**）	R_W	—	70	125	Ω	5.5V	
		—	70	325	Ω	2.7V	
标称的电阻温度系数	DR/DT	—	50	—	ppm/°C	T_A = -20°C 至 +70°C	
		—	100	—	ppm/°C	T_A = -40°C 至 +85°C	
		—	150	—	ppm/°C	T_A = -40°C 至 +125°C	
比率温度系数	DV_{WA}/DT	—	10	—	ppm/°C	仅 **MCP4021** 和 **MCP4023**，code = 1Fh	
满量程误差	V_{WFSE}	-0.5	-0.1	+0.5	LSb	Code 3Fh （仅 **MCP4021/23**）	
零刻度误差	V_{WZSE}	-0.5	+0.1	+0.5	LSb	Code 00h （仅 **MCP4021/23**）	
电位计积分非线性	INL	-0.5	±0.25	+0.5	LSb	仅 **MCP4021/23** （注 **2**）	
电位计微分非线性	DNL	-0.5	±0.25	+0.5	LSb	仅 **MCP4021/23** （注 **2**）	
变阻器积分非线性 **MCP4021** （注 **4**，注 **8**） **MCP4022** 和 **MCP4024** （注 **4**）	R-INL	-0.5	±0.25	+0.5	LSb	2.1 kΩ	5.5V
		-8.5	+4.5	+8.5	LSb		2.7V （注 **7**）
		-0.5	±0.25	+0.5	LSb	5 kΩ	5.5V
		-5.5	+2.5	+5.5	LSb		2.7V （注 **7**）
		-0.5	±0.25	+0.5	LSb	10 kΩ	5.5V
		-3	+1	+3	LSb		2.7V （注 **7**）
		-0.5	±0.25	+0.5	LSb	50 kΩ	5.5V
		-1	+0.25	+1	LSb		2.7V （注 **7**）
变阻器微分非线性 **MCP4021** （注 **4**，注 **8**） **MCP4022** 和 **MCP4024** （注 **4**）	R-DNL	-0.5	±0.25	+0.5	LSb	2.1 kΩ	5.5V
		-1	+0.5	+2	LSb		2.7V （注 **7**）
		-0.5	±0.25	+0.5	LSb	5 kΩ	5.5V
		-1	+0.25	+1.25	LSb		2.7V （注 **7**）
		-0.5	±0.25	+0.5	LSb	10 kΩ	5.5V
		-0.5	0	+0.5	LSb		2.7V （注 **7**）
		-0.5	±0.25	+0.5	LSb	50 kΩ	5.5V
		-0.5	0	+0.5	LSb		2.7V （注 **7**）

注 **1**： 电阻定义为 A 与 B 端间的电阻值。

2： 当 $V_A = V_{DD}$ 和 $V_B = V_{SS}$ （-202 器件 V_A = 4V）时，在 V_W 处测量 INL 和 DNL。

3： 仅 **MCP4021/23**，测试条件：I_W = 1.9 mA， code = 00h。

4： 仅 **MCP4022/24**，测试条件：

器件电阻	某一电压下的电流值		注释
	5.5V	**2.7V**	
2.1 kΩ	2.25 mA	1.1 mA	**MCP4022** 包括 V_{WZSE} **MCP4024** 包括 V_{WFSE}
5 kΩ	1.4 mA	450 µA	
10 kΩ	450 µA	210 µA	
50 kΩ	90 µA	40 µA	

5： 电阻上 A、 W 和 B 端相互之间的极性不作限制。

6： 此规范由设计设定。

7： 非线性度受电刷电阻 （R_W）影响，它会随电压和温度的波动而产生较为明显的变化。请参考**第 6.0 节 “电阻”**以了解更多相关信息。

8： 外部连接 **MCP4021**，以符合 **MCP4022** 和 **MCP4024** 的配置，然后进行测试。

AC/DC 特性 （续）

电气规范：除非另有说明，否则所有参数适用于规定的工作范围。 T_A = -40°C 至 +125°C， 2.1kΩ， 5 kΩ， 10kΩ 和 50 kΩ 器件。典型值参数条件是在 V_{DD} = 5.5V， V_{SS} = 0V， T_A = +25°C。						
参数	**符号**	**最小值**	**典型值**	**最大值**	**单位**	**条件**
电阻端接输入电压范围（A、 B 和 W 端）	V_A、 V_W, V_B	Vss	—	V_{DD}	V	注 **5**，注 **6**
流经 A、 W 或 B 端的最大电流	I_W	—	—	2.5	mA	注 **6**
注入 A、 W 或 B 端的泄漏电流	I_{WL}	—	100	—	nA	**MCP4021** A = W = B = V_{SS}
		—	100	—	nA	**MCP4022/23** A = W = V_{SS}
		—	100	—	nA	**MCP4024** W = V_{SS}
电容 （P_A）	C_{AW}	—	75	—	pF	f =1 MHz， code = 1Fh
电容 （P_w）	C_W	—	120	—	pF	f =1 MHz， code = 1Fh
电容 （P_B）	C_{BW}	—	75	—	pF	f =1 MHz， code = 1Fh
带宽 -3 dB	BW	—	1	—	MHz	Code = 1F，输出负载 = 30 pF
数字输入 / 输出 （$\overline{CS}$， U/$\overline{D}$）						
输入高电平	V_{IH}	0.7 V_{DD}	—	—	V	
输入低电平	V_{IL}	—	—	0.3 V_{DD}	V	
高电平输入下限	V_{IHH}	8.5	—	12.5**(6)**	V	WiperLock™ 技术的阈值电压
高电平输入上限	V_{IHH}	—	—	V_{DD}+0.8**(6)**	V	
$\overline{CS}$ 上拉 / 下拉电阻	R_{CS}	—	16	—	kΩ	V_{DD} = 5.5V， V_{CS} = 3V
$\overline{CS}$ 弱上拉 / 下拉电流	I_{PU}	—	170	—	µA	V_{DD} = 5.5V， V_{CS} = 3V
输入泄漏电流	I_{IL}	-1	—	1	µA	V_{IN} = V_{DD}
$\overline{CS}$ 和 U/$\overline{D}$ 引脚电容	C_{IN}, C_{OUT}	—	10	—	pF	f_C = 1 MHz
RAM （电刷）值						
值域	N	0h	—	3Fh	hex	
EEPROM						
耐久性	$E_{ndurance}$	—	1M	—	周期数	
EEPROM 范围	N	0h	—	3Fh	hex	
初始出厂设置	N	1Fh			hex	WiperLock 技术 = 关
电源要求						
输入电源敏感度（仅 **MCP4021** 和 **MCP4023**）	PSS	—	0.0015	0.0035	%/%	V_{DD} = 4.5V 至 5.5V， V_A = 4.5V，Code = 1Fh
		—	0.0015	0.0035	%/%	V_{DD} = 2.7V 至 4.5V， V_A = 2.7V，Code = 1Fh

注 **1：** 电阻定义为 A 与 B 端间的电阻值。

2： 当 V_A = V_{DD} 和 V_B = V_{SS} （-202 器件 V_A = 4V）时，在 V_W 处测量 INL 和 DNL。

3： 仅 **MCP4021/23**，测试条件：I_W = 1.9 mA， code = 00h。

4： 仅 **MCP4022/24**，测试条件：

器件电阻	**某一电压下的电流值**		**注释**
	5.5V	**2.7V**	
2.1 kΩ	2.25 mA	1.1 mA	**MCP4022** 包括 V_{WZSE} **MCP4024** 包括 V_{WFSE}
5 kΩ	1.4 mA	450 µA	
10 kΩ	450 µA	210 µA	
50 kΩ	90 µA	40 µA	

5： 电阻上 A、 W 和 B 端相互之间的极性不作限制。

6： 此规范由设计设定。

7： 非线性度受电刷电阻 （R_W）影响，它会随电压和温度的波动而产生较为明显的变化。请参考**第 6.0 节 “电阻”**以了解更多相关信息。

8： 外部连接 **MCP4021**，以符合 **MCP4022** 和 **MCP4024** 的配置，然后进行测试。

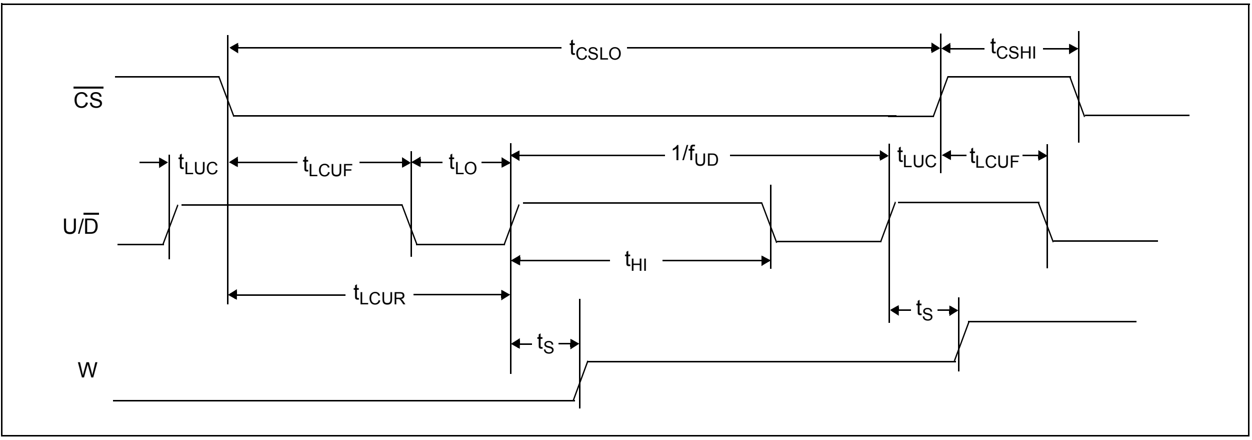


图 1-1：　　递增时序波形

串行时序特性

电气规范：除非另有说明，否则所有参数适用于规定的工作范围。 扩展级温度范围 （E）：V_{DD} = +2.7V 至 5.5V， T_A = -40°C 至 +125°C。						
参数	**符号**	**最小值**	**典型值**	**最大值**	**单位**	**条件**
$\overline{CS}$ 低电平时间	t_{CSLO}	5	—	—	µs	
$\overline{CS}$ 高电平时间	t_{CSHI}	500	—	—	ns	
U/$\overline{D}$ 至 $\overline{CS}$ 的保持时间	t_{LUC}	500	—	—	ns	
$\overline{CS}$ 至 U/$\overline{D}$ 低电平的建立时间	t_{LCUF}	500	—	—	ns	
$\overline{CS}$ 至 U/$\overline{D}$ 高电平的建立时间	t_{LCUR}	3	—	—	µs	
U/$\overline{D}$ 高电平时间	t_{HI}	500	—	—	ns	
U/$\overline{D}$ 低电平时间	t_{LO}	500	—	—	ns	
Up/$\overline{Down}$ 翻转频率	f_{UD}	—	—	1	MHz	
电刷稳定时间	t_S	0.5	—	—	µs	2.1 kΩ， C_L = 100 pF
		1	—	—	µs	5 kΩ， C_L = 100 pF
		2	—	—	µs	10 kΩ， C_L = 100 pF
		10	5	—	µs	50 kΩ， C_L = 100 pF
上电时电刷响应时间	t_{PU}	—	200	—	ns	
内部 EEPROM 写时间	t_{WC}	—	—	5	ms	

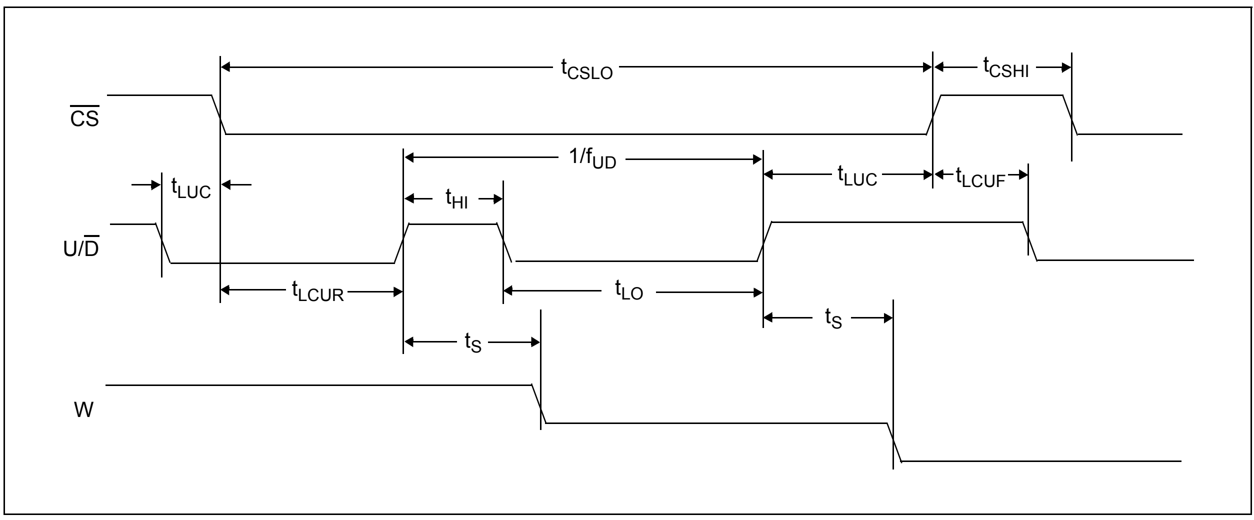


图 1-2： 递减时序波形

串行时序特性

电气规范：除非另有说明，否则所有参数适用于规定的工作范围。 扩展级温度范围 （E）：V_{DD} = +2.7V 至 5.5V， T_A =-40°C 至 +125°C。						
参数	符号	最小值	典型值	最大值	单位	条件
$\overline{CS}$ 低电平时间	t_{CSLO}	5	—	—	µs	
$\overline{CS}$ 高电平时间	t_{CSHI}	500	—	—	ns	
U/$\overline{D}$ 至 $\overline{CS}$ 的保持时间	t_{LUC}	500	—	—	ns	
$\overline{CS}$ 至 U/$\overline{D}$ 低电平的建立时间	t_{LCUF}	500	—	—	ns	
$\overline{CS}$ 至 U/$\overline{D}$ 高电平的建立时间	t_{LCUR}	3	—	—	µs	
U/$\overline{D}$ 高电平时间	t_{HI}	500	—	—	ns	
U/$\overline{D}$ 低电平时间	t_{LO}	500	—	—	ns	
Up/$\overline{Down}$ 翻转频率	f_{UD}	—	—	1	MHz	
电刷稳定时间	t_S	0.5	—	—	µs	2.1 kΩ， C_L = 100 pF
		1	—	—	µs	5 kΩ， C_L = 100 pF
		2	—	—	µs	10 kΩ， C_L = 100 pF
		10	5	—	µs	50 kΩ， C_L = 100 pF
上电时电刷响应时间	t_{PU}	—	200	—	ns	
内部 EEPROM 写时间	t_{WC}	—	—	5	ms	

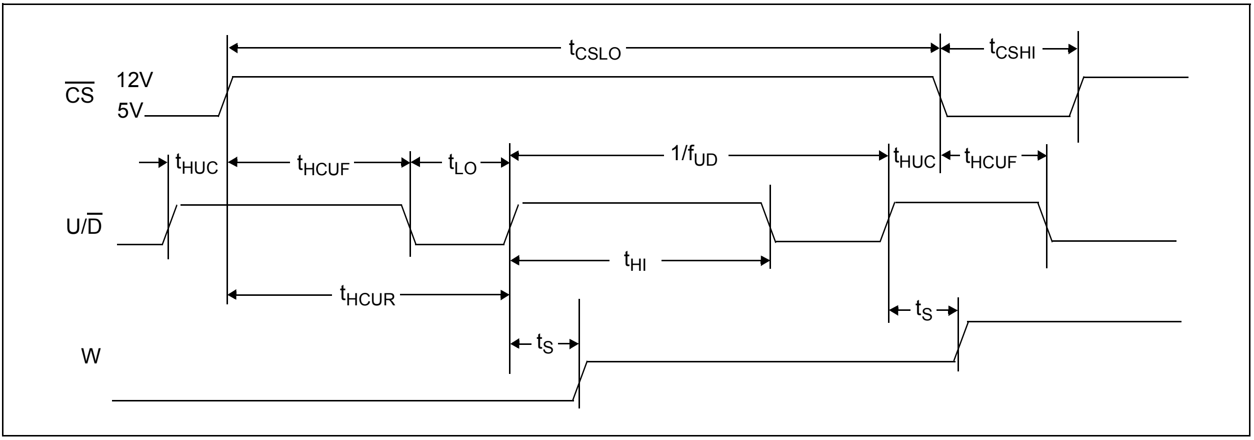


图 1-3： 高电平递增时序波形

串行时序特性

电气规范：除非另有说明，否则所有参数适用于规定的工作范围。 扩展级温度范围（E）：V_{DD} = +2.7V 至 5.5V， T_A = -40°C 至 +125°C。						
参数	符号	最小值	典型值	最大值	单位	条件
$\overline{CS}$ 低电平时间	t_{CSLO}	5	—	—	µs	
$\overline{CS}$ 高电平时间	t_{CSHI}	500	—	—	ns	
U/$\overline{D}$ 高电平时间	t_{HI}	500	—	—	ns	
U/$\overline{D}$ 低电平时间	t_{LO}	500	—	—	ns	
Up/$\overline{Down}$ 翻转频率	f_{UD}	—	—	1	MHz	
HV U/$\overline{D}$ 至 $\overline{CS}$ 的保持时间	t_{HUC}	1.5	—	—	µs	
HV $\overline{CS}$ 至 U/$\overline{D}$ 低电平的建立时间	t_{HCUF}	8	—	—	µs	
HV $\overline{CS}$ 至 U/$\overline{D}$ 高电平的建立时间	t_{HCUR}	4.5	—	—	µs	
电刷稳定时间	t_S	0.5	—	—	µs	2.1 kΩ， C_L = 100 pF
		1	—	—	µs	5 kΩ， C_L = 100 pF
		2	—	—	µs	10 kΩ， C_L = 100 pF
		10	5	—	µs	50 kΩ， C_L = 100 pF
上电时电刷响应时间	t_{PU}	—	200	—	ns	
内部 EEPROM 写时间	t_{WC}	—	—	5	ms	

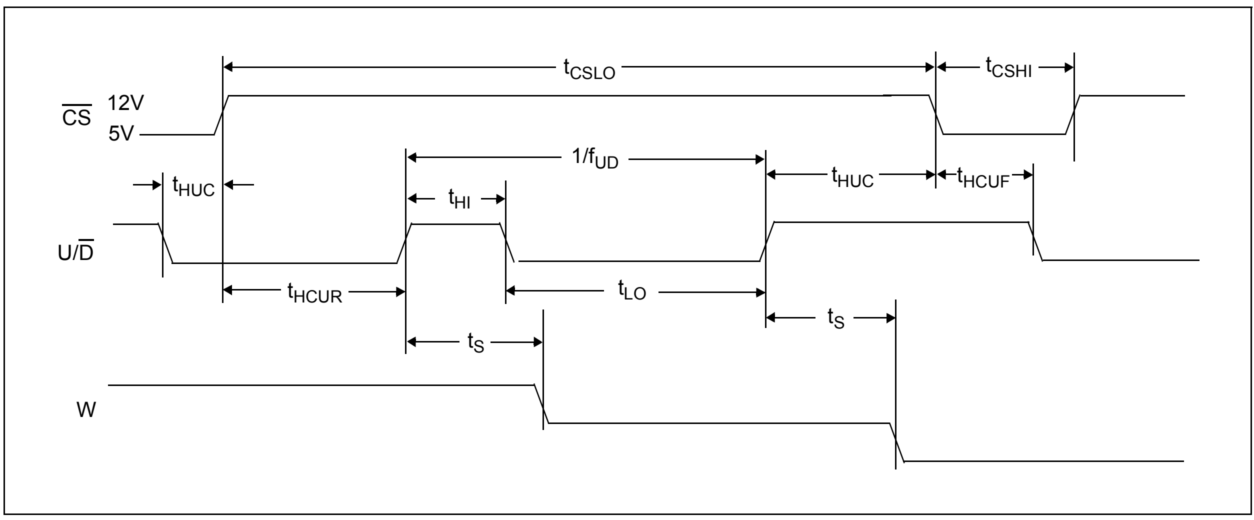


图 1-4： *高电平递减时序波形*

串行时序特性

电气规范：除非另有说明，否则所有参数适用于规定的工作范围。 扩展级温度范围（E）：V_{DD} = +2.7V 至 5.5V， T_A = -40°C 至 +125°C。						
参数	符号	最小值	典型值	最大值	单位	条件
$\overline{CS}$ 低电平时间	t_{CSLO}	5	—	—	µs	
$\overline{CS}$ 高电平时间	t_{CSHI}	500	—	—	ns	
U/$\overline{D}$ 高电平时间	t_{HI}	500	—	—	ns	
U/$\overline{D}$ 低电平时间	t_{LO}	500	—	—	ns	
Up/$\overline{Down}$ 翻转频率	f_{UD}	—	—	1	MHz	
HV U/$\overline{D}$ 至 $\overline{CS}$ 的保持时间	t_{HUC}	1.5	—	—	µs	
HV $\overline{CS}$ 至 U/$\overline{D}$ 低电平的建立时间	t_{HCUF}	8	—	—	µs	
HV $\overline{CS}$ 至 U/$\overline{D}$ 高电平的建立时间	t_{HCUR}	4.5	—	—	µs	
电刷稳定时间	t_S	0.5	—	—	µs	2.1 kΩ， C_L = 100 pF
		1	—	—	µs	5 kΩ， C_L = 100 pF
		2	—	—	µs	10 kΩ， C_L = 100 pF
		10	5	—	µs	50 kΩ， C_L = 100 pF
上电时电刷响应时间	t_{PU}	—	200	—	ns	
内部 EEPROM 写时间	t_{WC}	—	—	5	ms	

温度特性

电气规范：除非另有说明，否则 V_{DD} = +2.7V 至 +5.5V， V_{SS} = GND。						
参数	符号	最小值	典型值	最大值	单位	条件
温度范围						
规定温度范围	T_A	-40	—	+125	°C	
工作温度范围	T_A	-40	—	+125	°C	
储存温度范围	T_A	-65	—	+150	°C	
封装热阻						
热阻， 5L-SOT-23	θ_{JA}	—	70	—	°C/W	
热阻， 6L-SOT-23	θ_{JA}	—	120	—	°C/W	
热阻， 8L-DFN （2x3）	θ_{JA}	—	85	—	°C/W	
热阻， 8L-MSOP	θ_{JA}	—	206	—	°C/W	
热阻， 8L-SOIC	θ_{JA}	—	163	—	°C/W	

2.0 典型特性曲线

注：	以下图表来自有限数量样本的统计结果，仅供参考。所列出的性能特性未经测试，不做任何保证。一些图表中列出的数据可能超出规定的工作范围（如：超出了规定的电源范围），因此不在担保范围内。

注：除非另有说明，否则 T_A = +25°C， V_{DD} = 5V， V_{SS} = 0V。

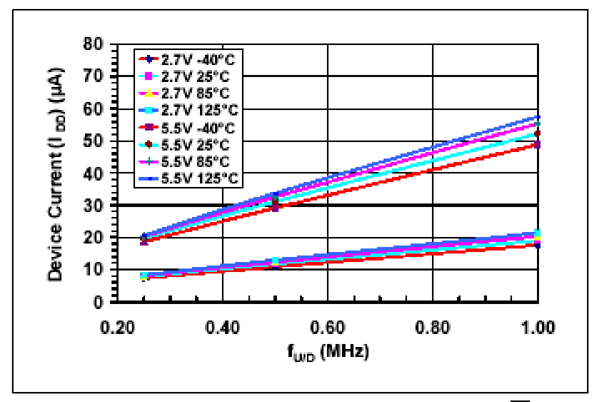


图 2-1：器件电流（I_{DD}）—U/D 频率（$f_{U/D}$）和环境温度曲线（V_{DD} = 2.7V 和 5.5V）

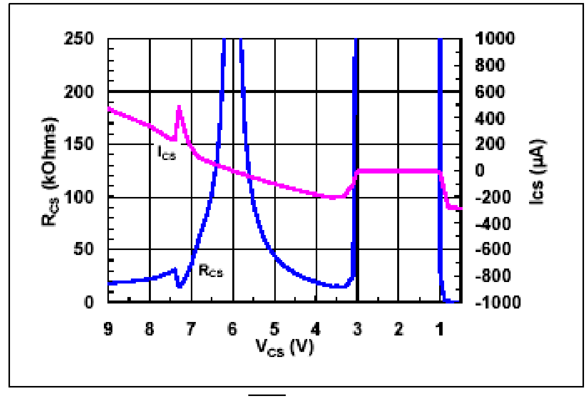


图 2-4：CS 上拉 / 下拉电阻（R_{CS}）和电流（I_{CS}）—CS 输入电压（V_{CS}）曲线（V_{DD} = 5.5V）

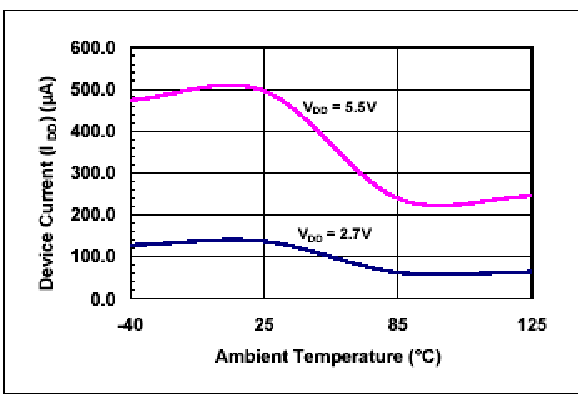


图 2-2：写电流（I_{WRITE}）—环境温度和 V_{DD} 曲线

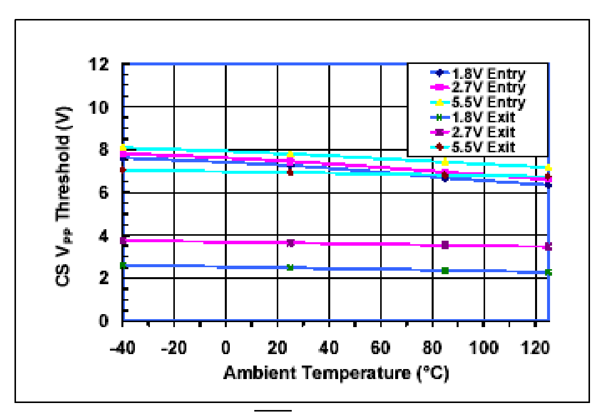


图 2-5：CS 高电平输入下限 / 上限阈值电压—环境温度和 V_{DD} 曲线

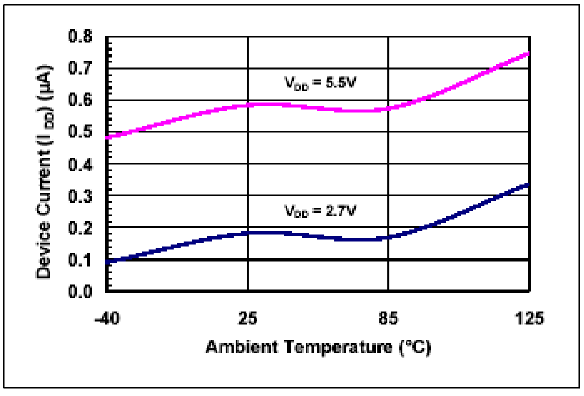


图 2-3：器件电流（I_{SHDN}）—环境温度和 V_{DD} 曲线（CS = V_{DD}）

注：除非另有说明，否则 T_A = +25°C， V_{DD} = 5V， V_{SS} = 0V。

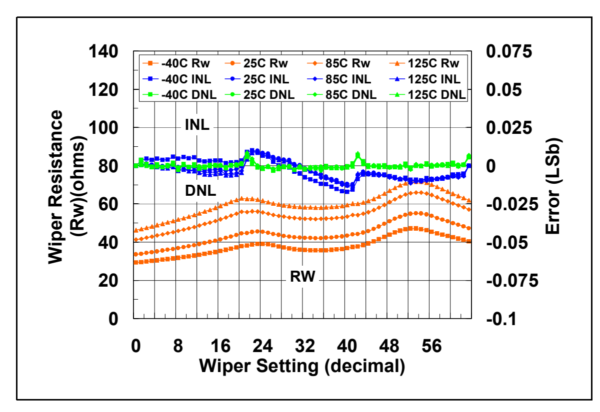


图 2-6： 2.1 kΩ 电位计模式 – R_W（Ω）、 INL （LSb）和 DNL （LSb）—电刷设置和环境温度曲线 （V_{DD} = 5.5V）

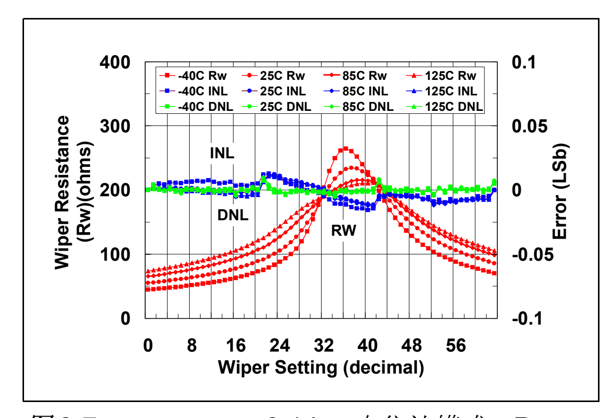


图 2-7： 2.1 kΩ 电位计模式 – R_W（Ω）、 INL （LSb）和 DNL （LSb）—电刷设置和环境温度曲线 （V_{DD} = 2.7V）

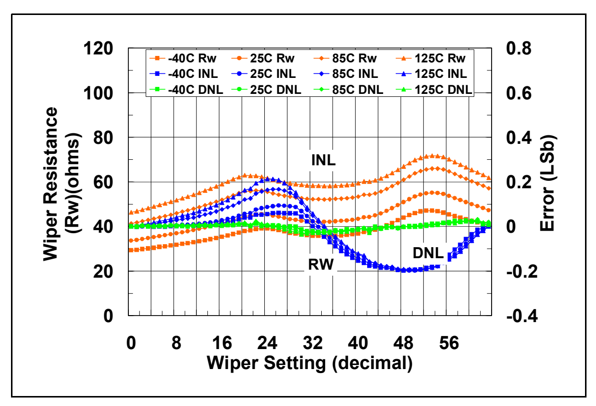


图 2-8： 2.1 kΩ 变阻器模式 – R_W（Ω）、 INL （LSb）和 DNL （LSb）—电刷设置和环境温度曲线 （V_{DD} = 5.5V）

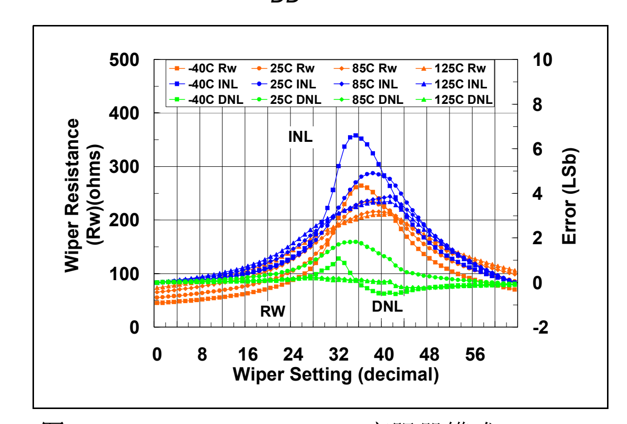


图 2-9： 2.1 kΩ 变阻器模式 – R_W（Ω）、 INL （LSb）和 DNL （LSb）—电刷设置和环境温度曲线 （V_{DD} = 2.7V）

注：除非另有说明，否则 T_A = +25°C， V_{DD} = 5V， V_{SS} = 0V。

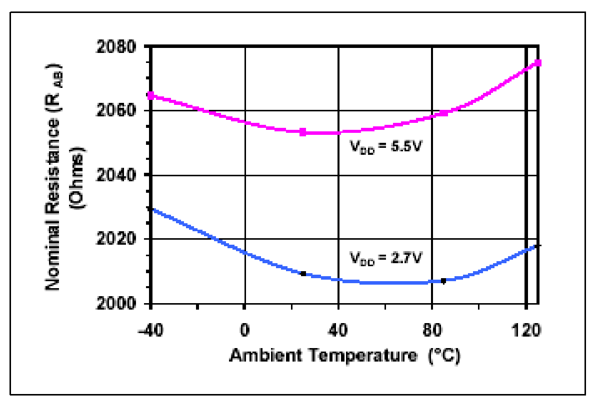


图 2-10： 2.1 kΩ – 标称电阻 （Ω）— 环境温度和 V_{DD} 曲线

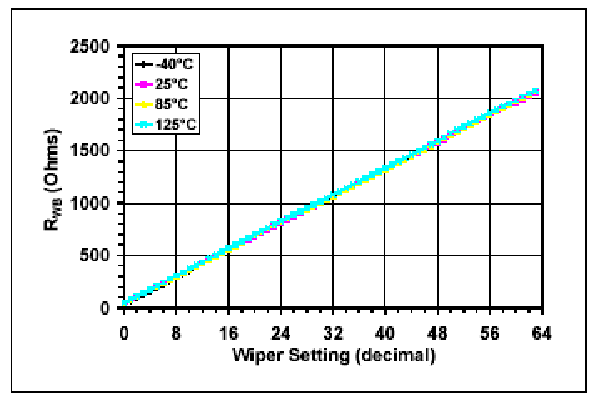


图 2-11： 2.1 kΩ – R_{WB} （Ω）—电刷设置和环境温度曲线

注：除非另有说明，否则 T_A = +25°C， V_{DD} = 5V， V_{SS} = 0V。

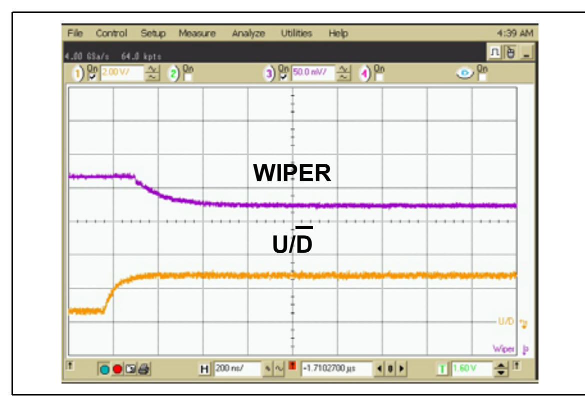


图 2-12： 2.1 kΩ – 低电平递减电刷设置时间 （V_{DD} = 2.7V）

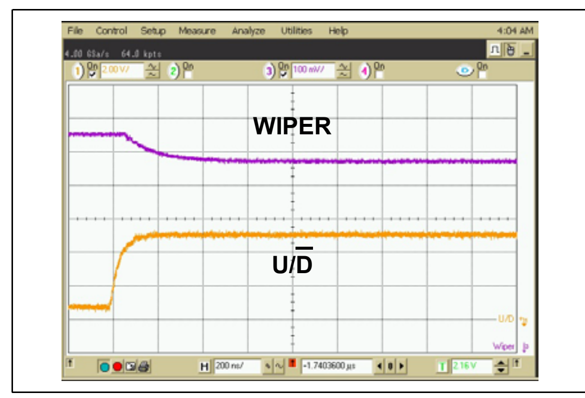


图 2-13： 2.1 kΩ – 低电平递减电刷设置时间 （V_{DD} = 5.5V）

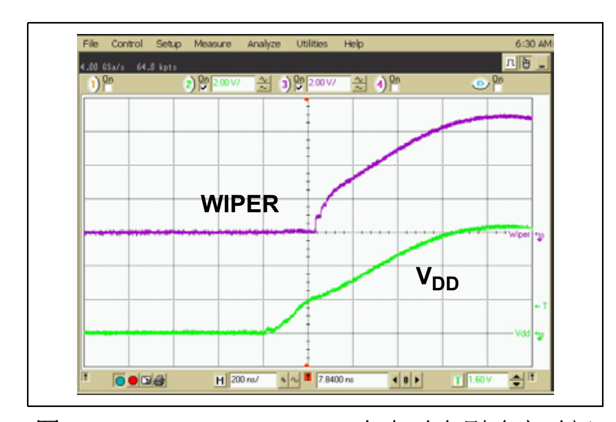


图 2-14： 2.1 kΩ – 上电时电刷响应时间

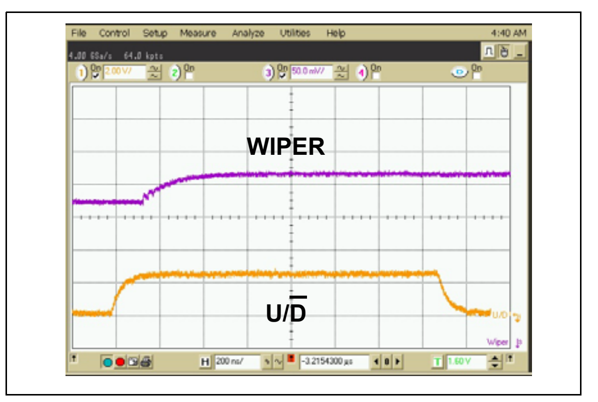


图 2-15： 2.1 kΩ – 低电平递增电刷设置时间 （V_{DD} = 2.7V）

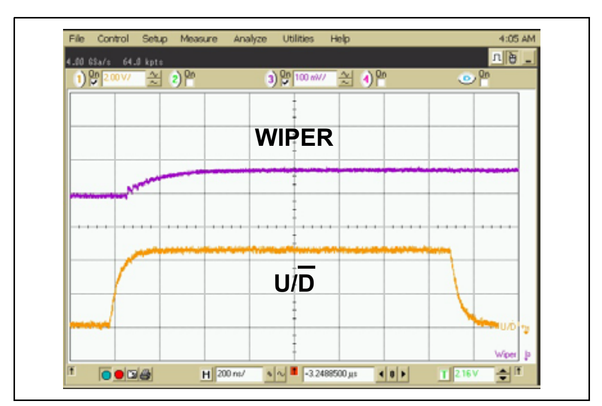


图 2-16： 2.1 kΩ – 低电平递增电刷设置时间 （V_{DD} = 5.5V）

注：除非另有说明，否则 T_A = +25°C， V_{DD} = 5V， V_{SS} = 0V。

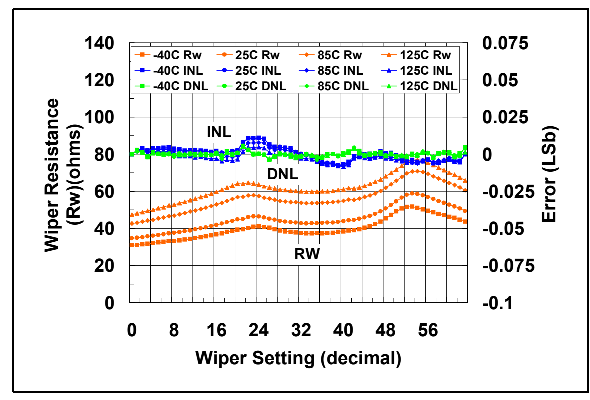


图 2-17： 5 kΩ 电位计模式 – R_W （Ω）、 INL （LSb）和 DNL （LSb）—电刷设置和环境温度曲线 （V_{DD} = 5.5V）

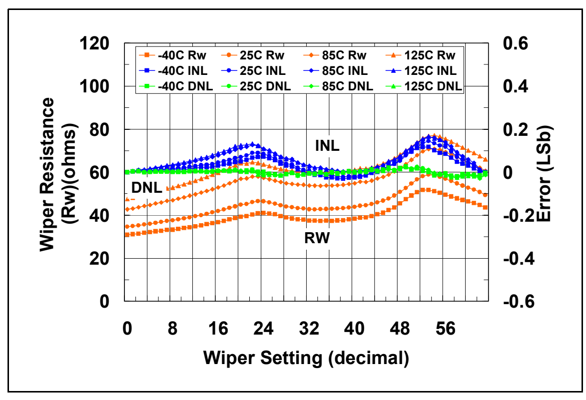


图 2-19： 5 kΩ 变阻器模式 – R_W （Ω）、 INL （LSb）和 DNL （LSb）—电刷设置和环境温度曲线 （V_{DD} = 5.5V）

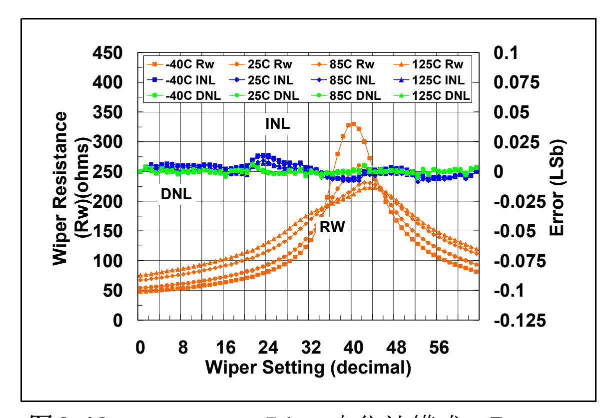


图 2-18： 5 kΩ 电位计模式 – R_W （Ω）、 INL （LSb）和 DNL （LSb）—电刷设置和环境温度曲线 （V_{DD} = 2.7V）

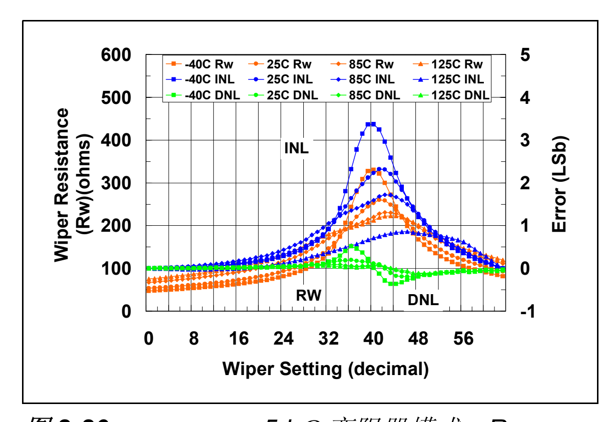


图 2-20： 5 kΩ 变阻器模式 – R_W （Ω）、 INL （LSb）和 DNL （LSb）—电刷设置和环境温度曲线 （V_{DD} = 2.7V）

注：除非另有说明，否则 T_A = +25°C， V_{DD} = 5V， V_{SS} = 0V。

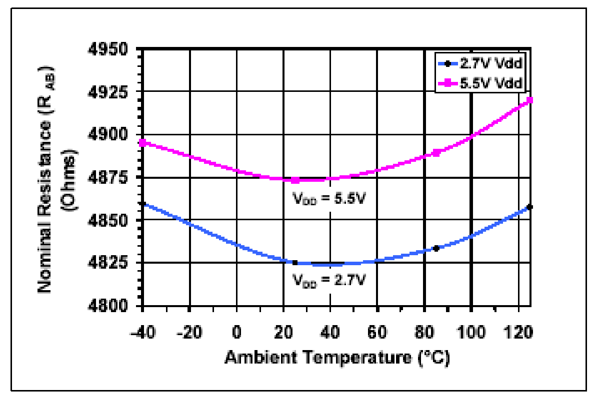


图 2-21： 5 kΩ – 标称电阻 （Ω）—环境温度和 V_{DD} 曲线

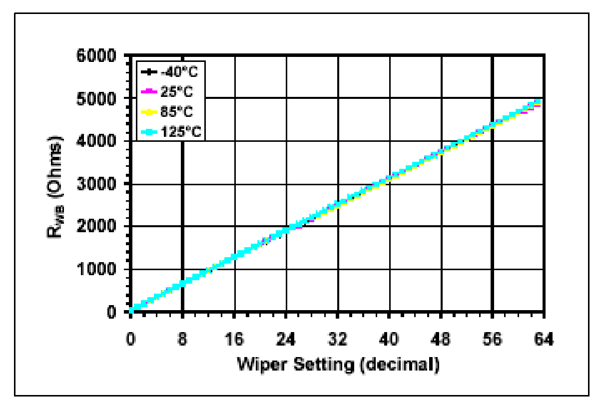


图 2-22： 5 kΩ – R_{WB} （Ω）—电刷设置和环境温度曲线

注：除非另有说明，否则 T_A = +25°C， V_{DD} = 5V， V_{SS} = 0V。

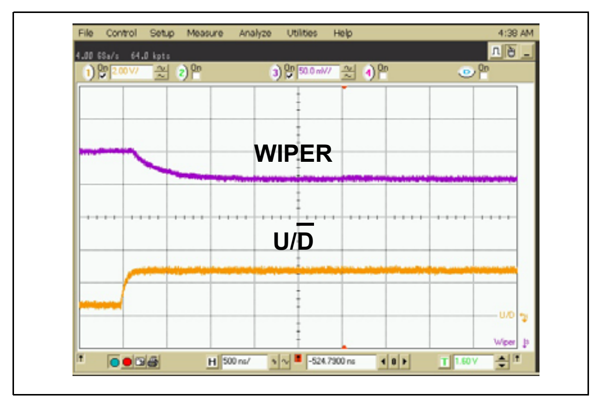


图 2-23： 5 kΩ – 低电平递减电刷设置时间（V_{DD} = 2.7V）

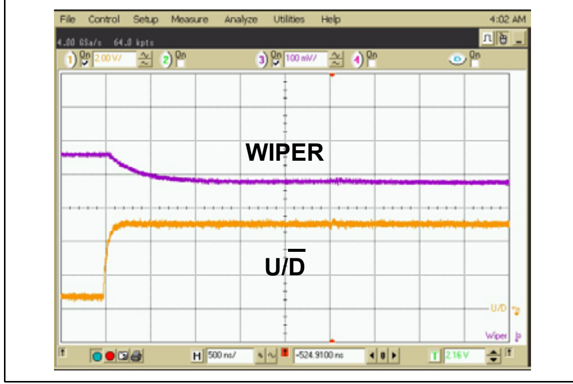


图 2-24： 5 kΩ – 低电平递减电刷设置时间（V_{DD} = 5.5V）

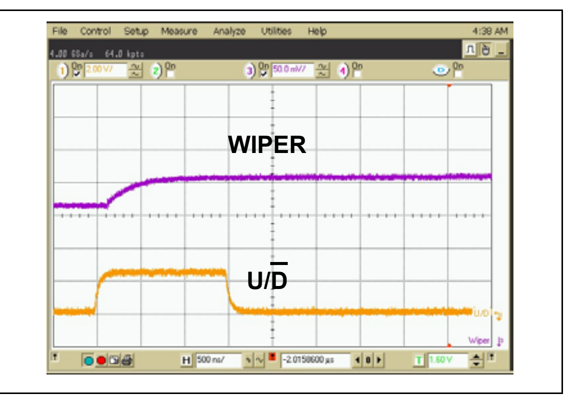


图 2-25： 5 kΩ – 低电平递增电刷设置时间（V_{DD} = 2.7V）

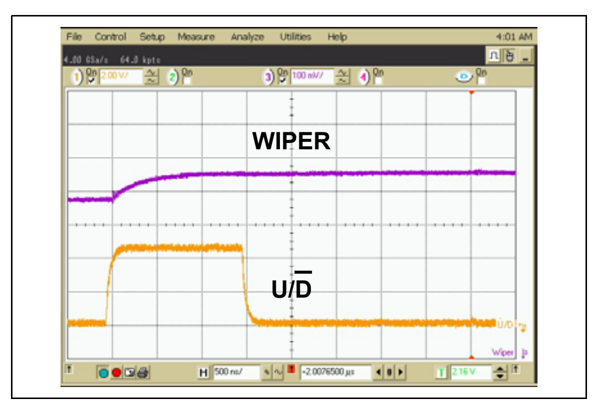


图 2-26： 5 kΩ – 低电平递增电刷设置时间（V_{DD} = 5.5V）

注：除非另有说明，否则 T_A = +25°C， V_{DD} = 5V， V_{SS} = 0V。

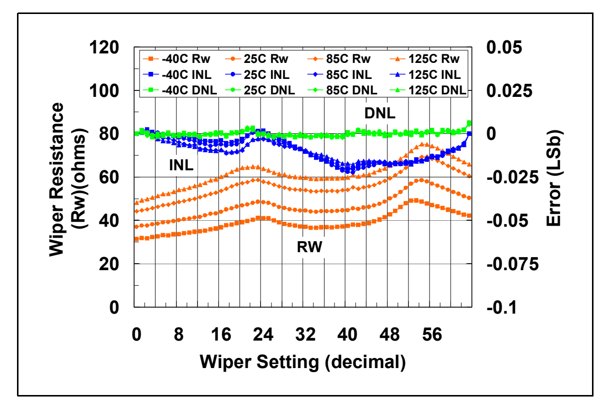


图 2-27： 10 kΩ 电位计模式 – R_W（Ω）、 INL （LSb）和 DNL （LSb）—电刷设置和环境温度曲线 （V_{DD} = 5.5V）

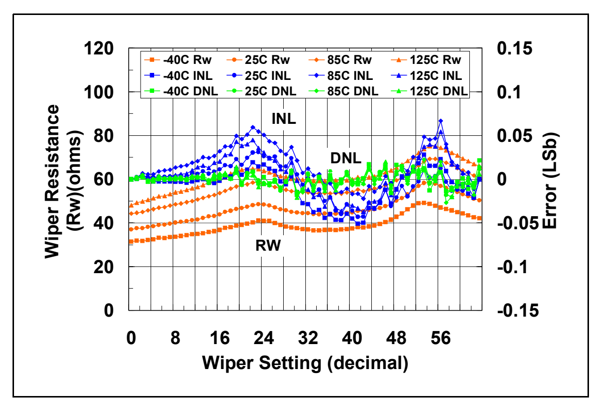


图 2-29： 10 kΩ 变阻器模式 – R_W（Ω）、 INL （LSb）和 DNL （LSb）—电刷设置和环境温度曲线 （V_{DD} = 5.5V）

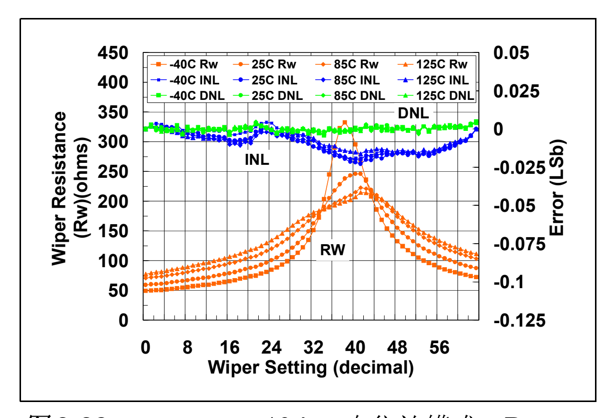


图 2-28： 10 kΩ 电位计模式 – R_W（Ω）、 INL （LSb）和 DNL （LSb）—电刷设置和环境温度曲线 （V_{DD} = 2.7V）

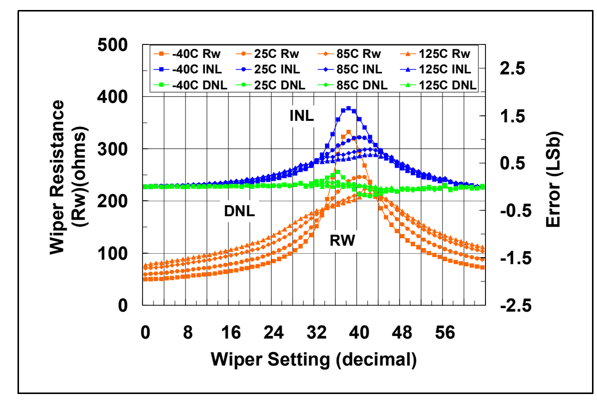


图 2-30： 10 kΩ 变阻器模式 – R_W（Ω）、 INL （LSb）和 DNL （LSb）—电刷设置和环境温度曲线 （V_{DD} = 2.7V）

注：除非另有说明，否则 T_A = +25°C， V_{DD} = 5V， V_{SS} = 0V。

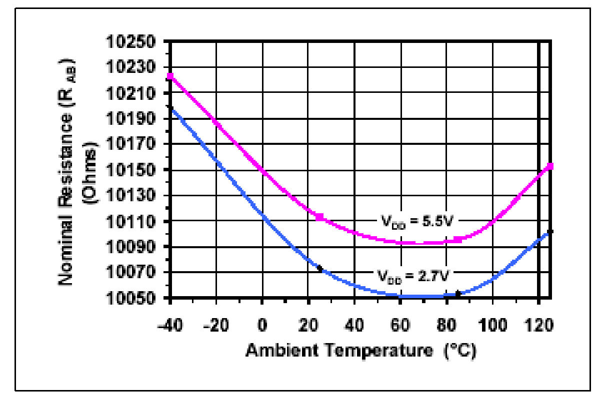


图 2-31： 10 kΩ – 标称电阻 （Ω）— 环境温度和 V_{DD} 曲线

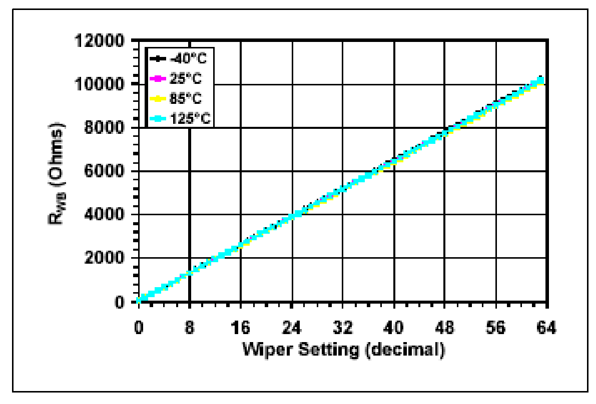


图 2-32： 10 kΩ – R_{WB} （Ω）—电刷设置和环境温度曲线

注：除非另有说明，否则 T_A = +25°C， V_{DD} = 5V， V_{SS} = 0V。

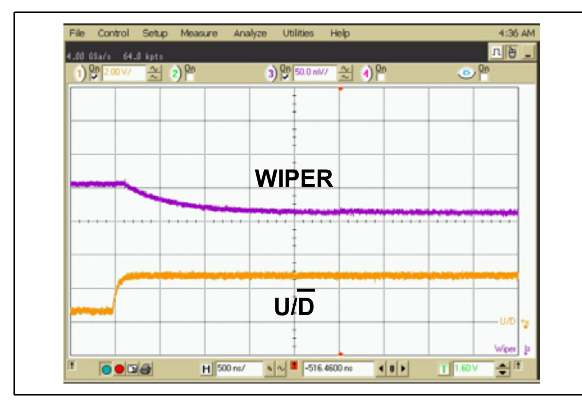


图 2-33：　10 kΩ – 低电平递减电刷设置时间 （V_{DD} = 2.7V）

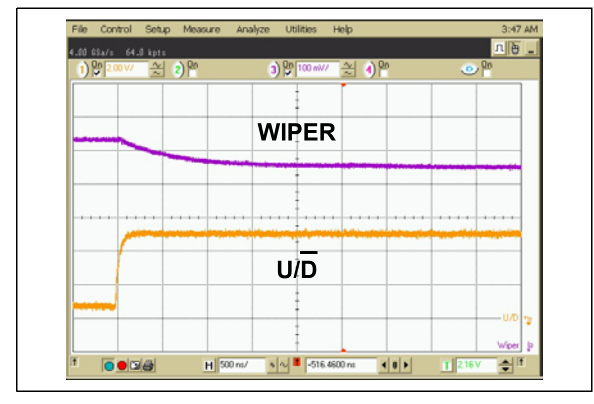


图 2-34：　10 kΩ – 低电平递减电刷设置时间 （V_{DD} = 5.5V）

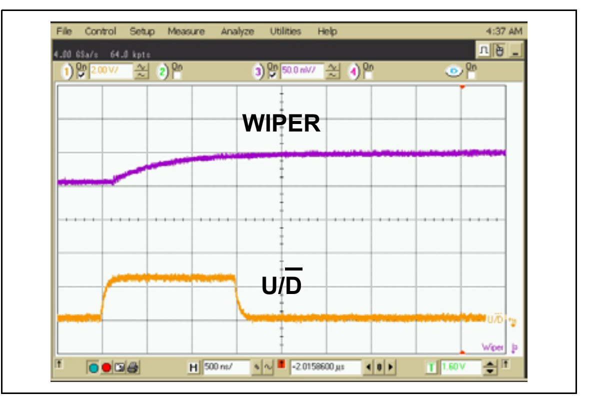


图 2-35：　10 kΩ – 低电平递增电刷设置时间 （V_{DD} = 2.7V）

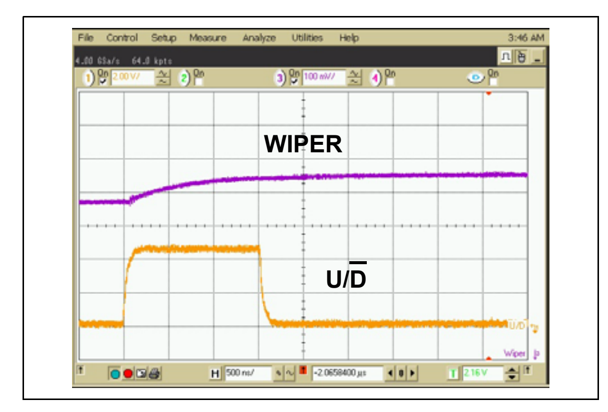


图 2-36：　10 kΩ – 低电平递增电刷设置时间 （V_{DD} = 5.5V）

注：除非另有说明，否则 T_A = +25°C， V_{DD} = 5V， V_{SS} = 0V。

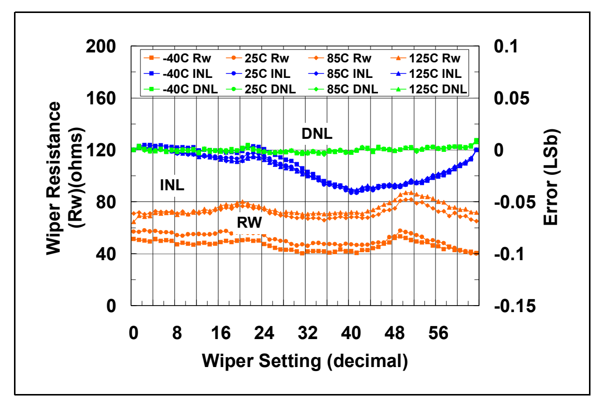


图 2-37： 50 kΩ 电位计模式 – R_W （Ω）、 INL （LSb）和 DNL （LSb）—电刷设置和环境温度曲线 （V_{DD} = 5.5V）

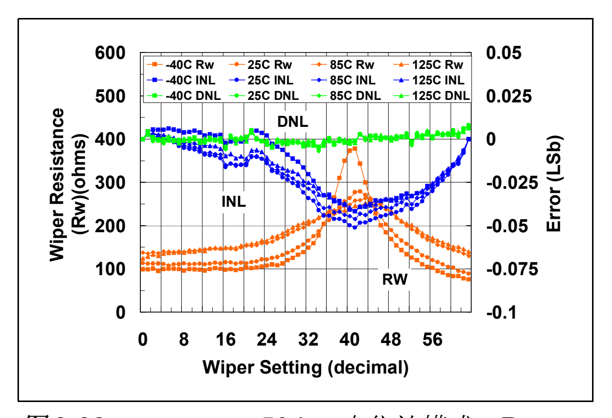


图 2-38： 50 kΩ 电位计模式 – R_W （Ω）、 INL （LSb）和 DNL （LSb）—电刷设置和环境温度曲线 （V_{DD} = 2.7V）

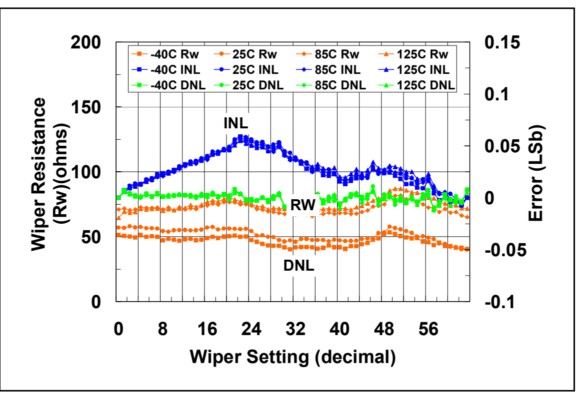


图 2-39： 50 kΩ 变阻器模式 – R_W （Ω）、 INL （LSb）和 DNL （LSb）—电刷设置和环境温度曲线 （V_{DD} = 5.5V）

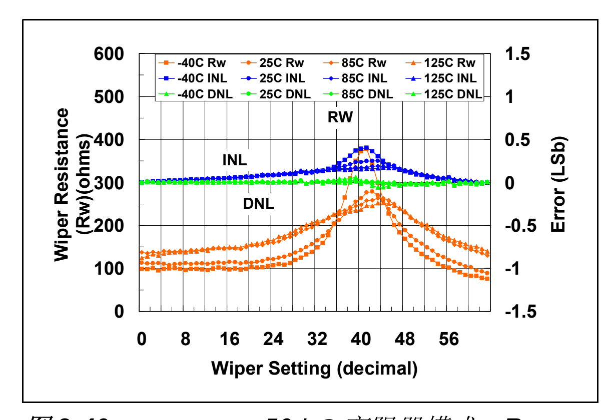


图 2-40： 50 kΩ 变阻器模式 – R_W （Ω）、 INL （LSb）和 DNL （LSb）—电刷设置和环境温度曲线 （V_{DD} = 2.7V）

注：除非另有说明，否则 T_A = +25°C， V_{DD} = 5V， V_{SS} = 0V。

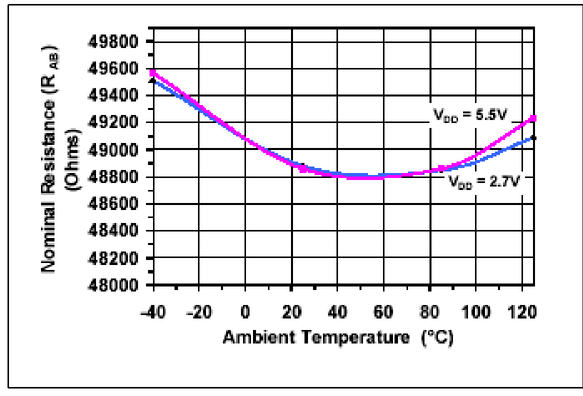


图 2-41： 50 kΩ – 标称电阻 （Ω）— 环境温度和 V_{DD} 曲线

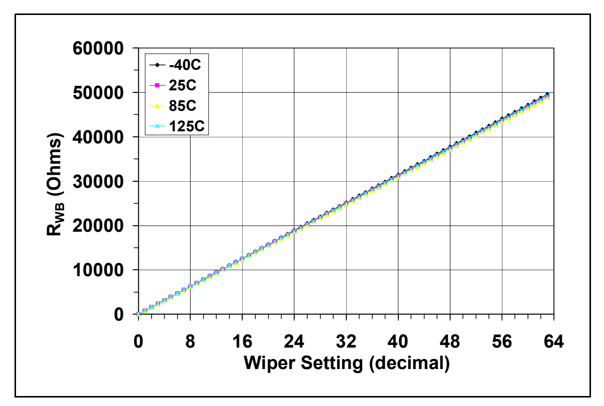


图 2-42： 50 kΩ – R_{WB} （Ω）— 电刷设置和环境温度曲线

注：除非另有说明，否则 T_A = +25°C， V_{DD} = 5V， V_{SS} = 0V。

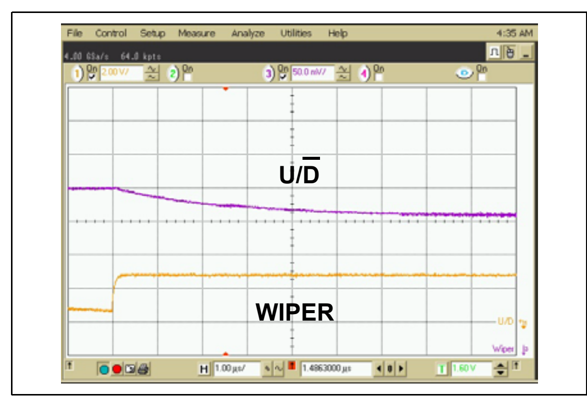


图 2-43： 50 kΩ – 低电平递减电刷设置时间 （V_{DD} = 2.7V）

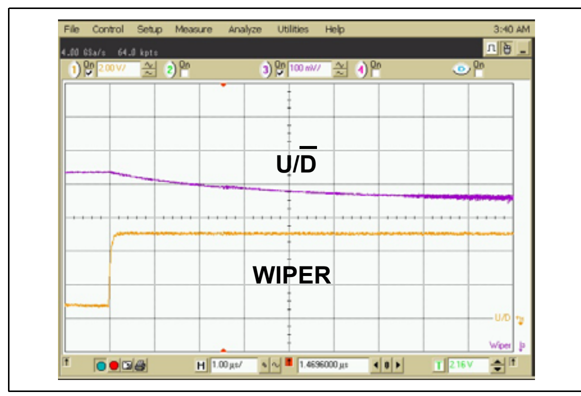


图 2-44： 50 kΩ – 低电平递减电刷设置时间 （V_{DD} = 5.5V）

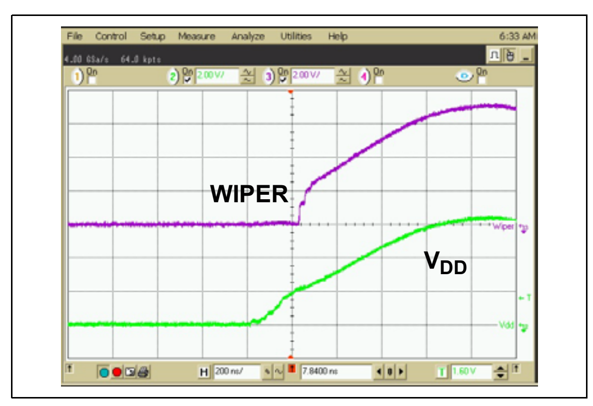


图 2-45： 50 kΩ – 上电时电刷响应时间

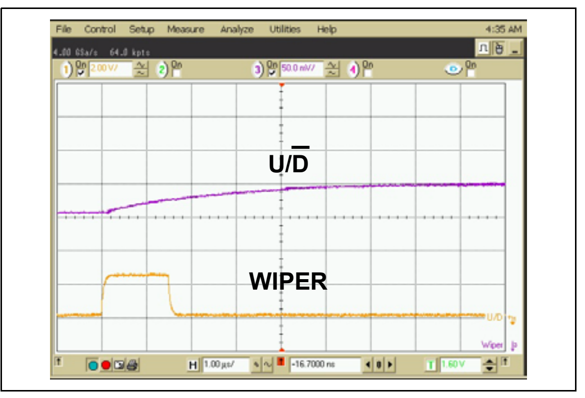


图 2-46： 50 kΩ – 低电平递增电刷设置时间 （V_{DD} = 2.7V）

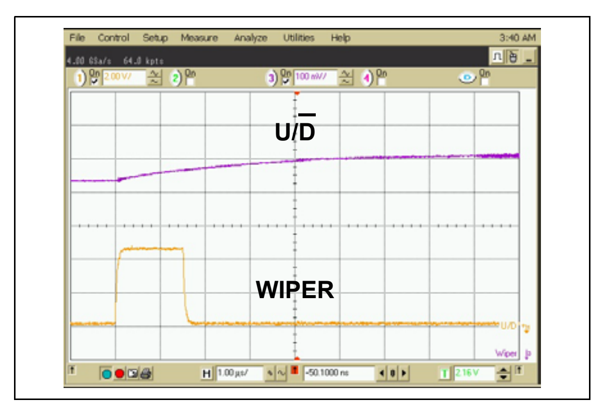


图 2-47： 50 kΩ – 低电平递增电刷设置时间 （V_{DD} = 5.5V）

3.0 引脚介绍

表 3-1 对器件引脚作出了说明。

表 3-1： 引脚功能表

引脚编号			符号	引脚类型	缓冲器类型	功能说明
MCP4021 (SOIC-8)	**MCP4022 MCP4023 (SOT-23-6)**	**MCP4024 (SOT-23-5)**				
1	1	1	V_{DD}	P	—	电源正极输入
2	2	2	V_{SS}	P	—	接地
3	6	—	A	I/O	A	电位计 A 端
4	5	5	W	I/O	A	电位计 W 端
5	4	4	$\overline{CS}$	I	TTL	片选输入
6	—	—	B	I/O	A	电位计 B 端
7	—	—	NC	—	—	没有连接
8	3	3	U/$\overline{D}$	I	TTL	递增 / $\overline{递减}$输入

图注： TTL = TTL 兼容输入　　A = 模拟输入
I = 输入　　O = 输出
P = 电源

3.1 电源正极输入（V_{DD}）

V_{DD}引脚为器件的电源正极输入引脚。相对于V_{SS}来说，它的范围为 2.7V 至 5.5V。建议在 V_{DD} 与 V_{SS} 间连接去耦电容以获得最佳性能。

3.2 接地（V_{SS}）

V_{SS} 引脚为器件接地参考值。

3.3 电位计 A 端

A 端引脚连接到内部电位计的 A 端（仅某些器件有 A 端）。它固定连接在数字电位计的 0x3F 端。

MCP4021、MCP4022和MCP4023器件具有A端引脚。相对于 W 或 B 端引脚来说，A 端引脚的极性不用考虑。它既支持正向电流，也支持反向电流。另外， A 端引脚上的电压必须介于 V_{SS} 和 V_{DD} 之间。

MCP4024 没有 A 端引脚。它在内部将 A 端引脚悬空。

3.4 电位计 W 端

W 端引脚连接到内部电位计的 W 端（电刷）。电刷端是数字电位计的可调端。相对于 A 或 B 端引脚来说， W 端的极性也不用考虑。它既支持正向电流，也支持反向电流。另外， W 端引脚上的电压必须介于 V_{SS} 和 V_{DD} 之间。

3.5 电位计 B 端

B 端引脚连接到内部电位计的 B 端（仅某些器件有 B 端）。它固定连接在数字电位计的 0x00F 端。

MCP4021 器件具有 B 端引脚。相对于 A 或 W 端引脚来说， B 端的极性也不用考虑。它既支持正向电流，也支持反向电流。另外，B 端引脚上的电压必须介于 V_{SS} 和 V_{DD} 之间。

MCP4022、MCP4023和MCP4024器件没有B端引脚。

对于 MCP4023 和 MCP4024，它们内部的 B 端连接到 V_{SS}。相对于 A 或 W 端引脚来说，B 端的极性也不用考虑。它也可以支持正向电流和负向电流。

MCP4022 器件在内部将 B 端引脚悬空。

3.6 片选（$\overline{CS}$）

$\overline{CS}$引脚为片选输入引脚。拉低$\overline{CS}$引脚为V_{IL}会使能串行命令。这些命令可以递增和递减电刷值。执行不同的命令后，电刷值可以（或者不可以）保存在非易失性存储器（EEPROM）中。拉高 $\overline{CS}$ 引脚为 V_{IHH} 会使能高电平串行命令。执行这些命令会递增或递减电刷值和使能或禁止 WiperLock 技术。电刷值保存在非易失性存储器（EEPROM）中。

$\overline{CS}$ 引脚连接有内部上拉电阻。当 $\overline{CS}$ 引脚上的电压低于 V_{IH} 电平时，电阻被“禁止”。这意味着在 $\overline{CS}$ 引脚“悬空”时，$\overline{CS}$ 引脚会被上拉至 V_{IH} 电平（串行通信（U/$\overline{D}$ 引脚）无效）。当 $\overline{CS}$ 引脚被拉低（V_{IL}）时，电阻会变大，从而减小串行命令执行时的电流消耗。请参考图 2-4 以了解更多相关信息。

3.7 递增 / $\overline{\text{递减}}$（U/$\overline{D}$）

U/$\overline{D}$ 引脚输入用于递增或递减数字电位计的电刷值。增 1 会把电刷向 A 端移动一步，而减 1 会把电刷向 B 端移动一步。

4.0 概述

MCP402X 系列器件为通用数字电位计，用于期望具有适当带宽的可编程电阻场合。

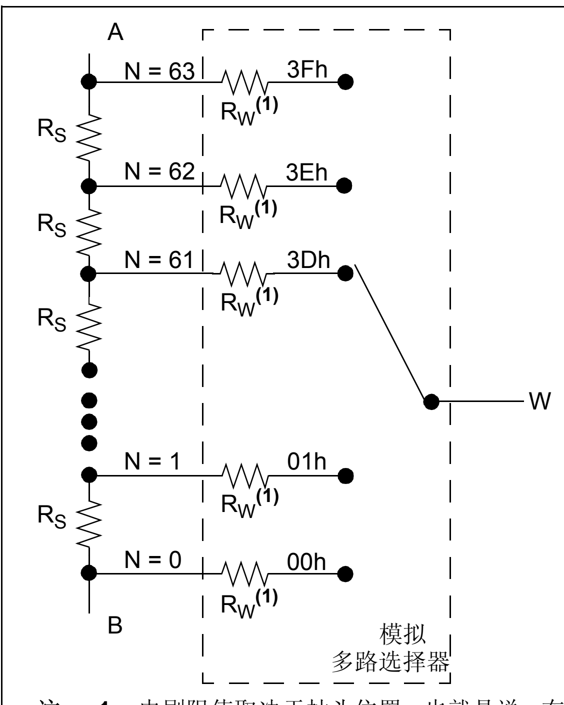
适用于 MCP402X 系列器件的应用一般包括：

- 设置点或偏置调整
- 传感器校准
- 可选增益和偏置放大器设计
- 取代成本昂贵的机械调整电位计

该系列数字电位计具有四种标称电阻（R_{AB}），分别为 2.1 kΩ、5 kΩ、10 kΩ 和 50 kΩ。标称电阻定义为 A 端和 B 端之间的电阻值。

在 A 端和 B 端之间排列有 63 个电阻。电刷可以设置于这 63 个电阻中的任意一个抽头，这样就提供了 64 种设置选择（包括 A 和 B 两端）。

图 4-1 说明了器件电阻网络的框图。公式 4-1 说明了步长电阻的计算方法，而公式 4-2 说明了电刷与 B 端间电阻的计算方法。



注 1：电刷阻值取决于抽头位置，也就是说，在每次选择一个抽头后电刷电阻都会产生微小的变化。这一变化对小电阻器件（2.1 kΩ）的影响更为明显。

图 4-1：　电阻网络框图

公式 4-1：　R_S 计算

$$R_S = \frac{R_{AB}}{63}$$

公式 4-2：　R_{WB} 计算

$$R_{WB} = \frac{R_{AB}N}{63} + R_W$$

N = 0 至 63（十进制）

1 LSb 为两个连续代码的理想电阻差。假设公式 4-2 中的 N = 1 和 $R_W = 0$，则可以计算出每次递增或递减命令执行后的步长电阻大小。

MCP4021 器件利用全部三个端引脚，用作分压计（电位计）。

MCP4022 器件利用可变电阻的 A 端和电刷（W 端）引脚，用作变阻器。

MCP4023 器件通过 B 端接地，用作分压计（电位计）。

MCP4024 器件通过 A 端悬空，B 端接地，利用电刷（W 端），用作变阻器。

MCP4021 器件可以通过外部连接配置，实现 MCP4022、MCP4023 或 MCP4024 的任意配置。

4.1 串行接口

使用一个 2 线同步串行协议来递增或递减数字电位计的电刷值。递增 / 递减（U/D）协议使用 CS 和 U/D 输入引脚。这两个输入引脚可承受高达 12.5V 的信号，而不会损坏器件。CS 引脚分为两个高电平状态，即 V_{IH} 和 V_{IHH}。这允许不额外使用输入引脚便可执行附加命令。除了可以控制（使能和禁止等）非易失性 WiperLock 技术特性的状态外，高电平命令（CS 引脚为 V_{IHH}）类似于标准命令。

在 $\overline{CS}$ 引脚的下降沿期间，简单 U/$\overline{D}$ 协议根据 U/$\overline{D}$ 引脚的状态来确定是选择递增模式还是选择递减模式。随后，U/D 引脚上的上升沿会移动电刷。

电刷值不会下溢或上溢。在 $\overline{CS}$ 引脚的上升沿期间，通过选择 U/$\overline{D}$ 引脚的状态，可以把电刷设置保存到 EEPROM 中。

非易失性电刷可以设置 MCP4021/2/3/4 器件单独运行（不需要单片机的控制）。

4.2 WiperLock™ 技术

MCP4021/2/3/4器件的WiperLock技术允许在EEPROM中保存应用特定的校准设置，而不需要使用额外的写保护引脚。

WiperLock 技术可避免串行命令执行下列操作：

- 递增或递减电刷设置
- 在非易失性存储器中写入电刷设置

执行高电平串行命令（$\overline{CS} = V_{IHH}$）才能使能和禁止 WiperLock 技术特性。在使能该特性后，递增和递减电刷值要求执行高电平命令。高电平阈值（V_{IHH}）旨在避免电刷设置因U/$\overline{D}$和$\overline{CS}$引脚的噪声或人为跳变而变换，但依然保留了生产或校准环境的灵活性。

$\overline{CS}$ 和 U/$\overline{D}$ 引脚的输入信号均可高达 12V。这增加了生产/校准中施加给应用信号的多路数字电位计控制信号的灵活性。

4.3 上电

上电后，器件自动恢复上次保存过的电刷设置。

$V_{DD} < V_{min}$（2.7V）时，电气性能可能会不符合数据手册中的规范 （见图 4-2）。电刷值可能未知或初始化为 EEPROM 中保存的值。当然，如果在 CS 和 U/D 引脚检测到有效命令信号的话，器件可能会递增、递减并将电刷值写入 EEPROM 内。

表 4-1 列出了 MCP4021/2/3/4 器件出厂的缺省设置。

表 4-1： 缺省出厂设置选择

封装代码	缺省 POR 电刷设置	电刷代码	WiperLock™ 技术设置	典型 R_{AB} 值
-202	中点	1Fh	禁止	2.1 kΩ
-502	中点	1Fh	禁止	5.0 kΩ
-103	中点	1Fh	禁止	10.0 kΩ
-503	中点	1Fh	禁止	50.0 kΩ

在生产流程中将器件配置为期望的设置是个好习惯。

4.4 欠压

如果 V_{DD} 低于规定的最小电压值，需要小心避免在 $\overline{CS}$ 和 U/$\overline{D}$ 引脚上 “产生” 任意的串行命令。

一旦 V_{DD} 低于 V_{min}（2.7V），电气性能可能会不符合数据手册中的规范 （见图 4-2）。电刷值可能未知或初始化为 EEPROM 中保存的值。当然，如果在 CS 和 U/D 引脚检测到有效命令信号的话，器件可能会递增、递减并将电刷值写入 EEPROM 内。

4.5 串行接口空闲

在 $\overline{CS}$ 引脚处于 V_{IH} 和所有写周期均完成时，串行接口处于空闲状态。

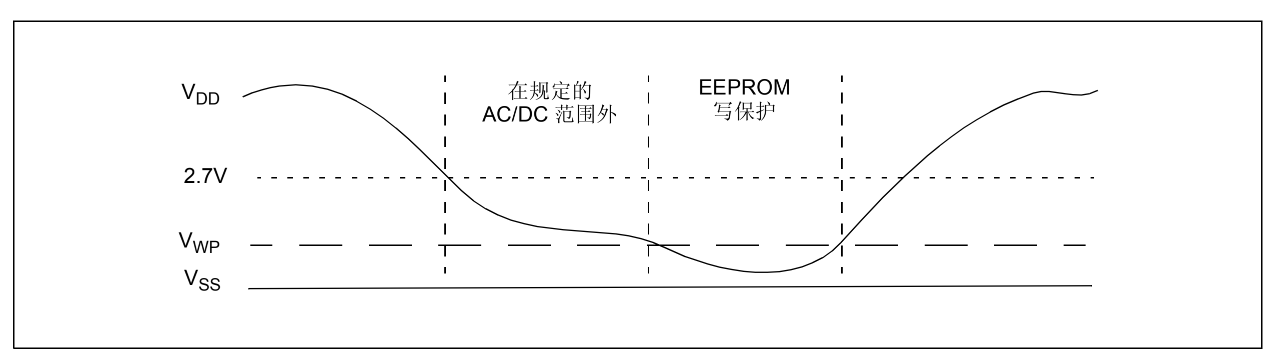


图 4-2： 上电和欠压

5.0 串行接口

5.1 概述

MCP4021/2/3/4 使用一个简单的 2 线接口递增或递减数字电位计的电刷端（W 端）、将电刷设置保存在非易失性存储器中和开 / 关 WiperLock 技术特性。该接口使用片选 （CS）引脚，而 U/D 引脚为 Up/Down 输入。

递增 / 递减协议使器件在电阻值范围内每次移动一步。电刷值在上电时用保存在内部 EEPROM 中的数值进行初始化。电刷值为 00h 表示电刷与 B 端相连。电刷值为 3Fh表示电刷与A端相连。执行递增命令会将电刷朝A端移动，但增加之后的值不会超过 3Fh。执行递减命令会将电刷向 B 端移动，但递减之后的值不会小于 00h。

请参考**第 1.0 节 “电气特性”**的 AC/DC 电气特性表，以了解详细的输入阈值和时序规范信息。

通信是单向的。因此，当前的电刷设置不能够从 MCP402X 器件中读出。

5.2 串行命令

MCP402X 器件支持 10 个串行命令。这些命令分为以下两类：

- 串行命令
- 高电平串行命令

表 5-1 列出了所有的命令。

命令类型取决于 $\overline{CS}$ 引脚上的电平。 $\overline{CS}$ 引脚的初始状态必须设置为 V_{IH}。从 V_{IH} 开始， $\overline{CS}$ 引脚可驱动为两种电平状态：

- V_{IL}
- V_{IHH}

如果 $\overline{CS}$ 引脚电平从 V_{IH} 变为 V_{IL}，则选择一个串行命令。如果 $\overline{CS}$ 引脚从 V_{IH} 变为 V_{IHH}，则选择一个高电平串行命令。

高电平串行命令控制 WiperLock 技术的状态。这一独特功能允许用户自己决定是否 “锁定”电刷状态。

不管 WiperLock 技术处于什么状态，执行高电平串行命令会递增 / 递减电刷值。

表 **5-1**： 命令

命令名称	是否在 **EEPROM** 中保存电刷值	$\overline{CS}$ 引脚是否为高电平？	命令执行后电刷 “锁定”与否	电刷 “锁定”时器件工作与否
递增但电刷设置不写入 **EEPROM**	—	—	未锁定	注 **1**
递增且电刷设置写入 **EEPROM**	是	—	未锁定	注 **1**
递减但电刷设置不写入 **EEPROM**	—	—	未锁定	注 **1**
递减且电刷设置写入 **EEPROM**	是	—	未锁定	注 **1**
电刷设置写入 **EEPROM**	是	—	未锁定	注 **1**
高电平递增且禁止 **WiperLock** 技术	是	是	未锁定	是
高电平递增且使能 **WiperLock** 技术	是	是	锁定	是
高电平递减且禁止 **WiperLock** 技术	是	是	未锁定	是
高电平递减且使能 **WiperLock** 技术	是	是	锁定	是
电刷设置写入 **EEPROM** 且禁止 **WiperLock** 技术	是	是	未锁定	是
电刷设置写入 **EEPROM** 且使能 **WiperLock** 技术	是	是	锁定	是

注 **1**：只有在电刷处于 “未锁定”状态时才会成功执行该命令。（WiperLock 技术被禁止）

5.2.1 递增但电刷设置不写入 EEPROM

在 $\overline{CS}$ 引脚变为低状态（V_{IL}）前 U/$\overline{D}$ 引脚初始化为高状态（V_{IH}）会将器件设置成该模式。U/$\overline{D}$ 引脚后续的上升沿会将电刷设置往 A 端递增。图 5-1 说明了这一过程。

在电刷值升到期望位置后，$\overline{CS}$ 引脚应设置为 V_{IH}，这可以避免 U/$\overline{D}$ 引脚上出现的"意外"跳变将电刷设置增加。在上次电刷值如期递增后应尽可能快地将 $\overline{CS}$ 引脚驱动为 V_{IH}。

EEPROM 值并没有更新为这个新的电刷值，因此在器件电压低于器件的 RAM 保持电压时，一旦器件返回到工作范围内，电刷值会被装载为 EEPROM 中保存的电刷设置。

在 $\overline{CS}$ 引脚从 V_{IL} 变为 V_{IH} 后，器件可能会进入其他任意一个串行命令。原因在于 EEPROM 写周期（t_{wc}）还没有激活。

注：	电刷值不会溢出，也就是说，一旦电刷值等于 0x3F，后续的递增命令会被忽略。

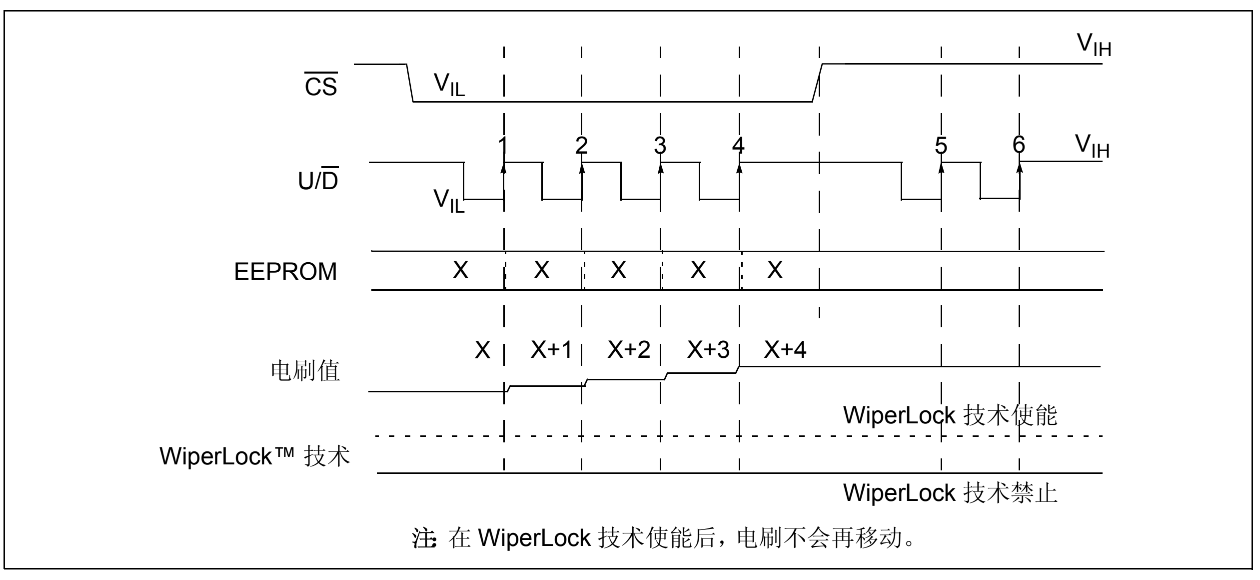


图 5-1： 递增但电刷设置不写入 EEPROM

5.2.2 递增且电刷设置写入 EEPROM

在 $\overline{CS}$ 引脚变为低状态（V_{IL}）前 U/$\overline{D}$ 引脚初始化为高状态（V_{IH}）会将器件设置成该模式。U/$\overline{D}$ 引脚后续的上升沿会将电刷设置往 A 端递增。图 5-2 说明了这一过程。

在电刷值升到期望位置后，U/$\overline{D}$ 引脚应设置为 V_{IL}。之后设置 CS 为 V_{IH}，将电刷值写入 EEPROM。因此在器件电压低于器件的 RAM 保持电压时，一旦器件返回到工作范围内，电刷值会被装载为这个电刷设置（保存在 EEPROM 中）。

为避免 U/$\overline{D}$ 引脚上出现的 “意外” 跳变将电刷设置增加，应在上次电刷值如期递增后尽可能快（在器件规范内）地将 U/D 引脚设置为低电平，CS 引脚驱动为 V_{IH}。

在 $\overline{CS}$ 引脚从 V_{IL} 变为 V_{IH} 后，忽略其他的任意串行命令，直到 EEPROM 写周期（t_{wc}）完成。

注： 电刷值不会溢出，也就是说，一旦电刷值等于 0x3F，后续的递增命令会被忽略。

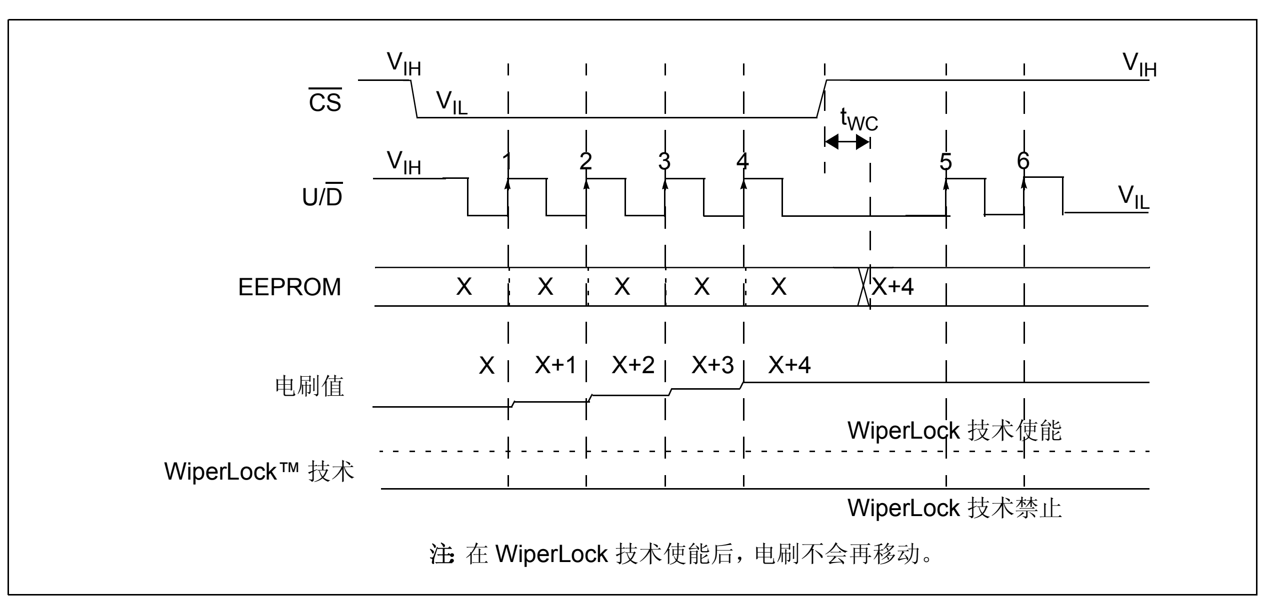


图 5-2：递增且电刷设置写入 EEPROM

5.2.3 递减但电刷设置不写入 EEPROM

在 $\overline{CS}$ 引脚变为低状态（V_{IL}）前 U/$\overline{D}$ 引脚初始化为低状态（V_{IL}）会将器件设置成该模式。U/$\overline{D}$ 引脚后续的上升沿会将电刷设置往B端递减。图 5-3说明了这一过程。

在电刷值降到期望位置时，U/$\overline{D}$ 引脚应设置为 V_{IL}，$\overline{CS}$ 设置为 V_{IH}。这可以避免 U/$\overline{D}$ 引脚上出现的“意外”跳变将电刷设置减小。在上次电刷值如期减小后应尽可能快（在器件规范内）地将 $\overline{CS}$ 引脚驱动为 V_{IH}。

EEPROM 值并没有更新为这个新的电刷值，因此在器件电压低于器件的 RAM 保持电压时，一旦器件返回到工作范围内，电刷值会被装载为 EEPROM 保存的电刷设置。

在 $\overline{CS}$ 引脚从 V_{IL} 变为 V_{IH} 后，器件可能会进入其他任意一个串行命令。原因在于 EEPROM 写周期（t_{WC}）还没有开始。

注：	电刷值不会溢出，也就是说，一旦电刷值等于 0x00，后续的递减命令会被忽略。

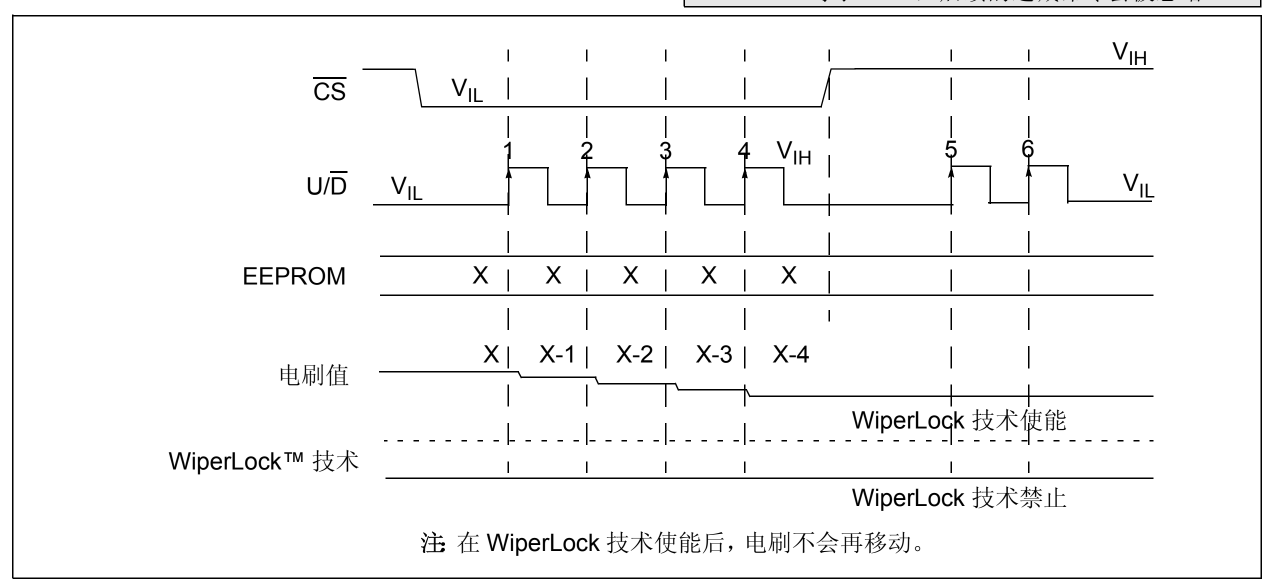


图 5-3： 递减但电刷设置不写入 EEPROM

5.2.4 递减且电刷设置写入 EEPROM

在 $\overline{CS}$ 引脚变为低状态（V_{IL}）前 U/$\overline{D}$ 引脚初始化为低状态（V_{IL}）会将器件设置成该模式。U/$\overline{D}$ 引脚后续的上升沿会将电刷设置往B端递减。图 5-4说明了这一过程。

在电刷值降到期望位置后， U/$\overline{D}$ 引脚应该保持为 V_{IH}。之后设置 $\overline{CS}$ 为 V_{IH}，将电刷值写入 EEPROM。因此在器件电压低于器件的 RAM 保持电压时，一旦器件返回到工作范围内，电刷值会被装载为这个电刷设置（保存在 EEPROM 中）。

为避免 U/$\overline{D}$ 引脚上出现的 “意外”跳变将电刷设置减小，应在上次电刷值如期递增后尽可能快（在器件规范内）地将 U/D 引脚驱动为低电平（V_{IL}），$\overline{CS}$ 引脚设置为 V_{IH}。

在 $\overline{CS}$ 引脚从 V_{IL} 变为 V_{IH} 后，忽略其他的任意串行命令，直到 EEPROM 写周期 （t_{WC}）完成。

> **注：** 电刷值不会溢出，也就是说，一旦电刷值等于 0x00，后续的递减命令会被忽略。

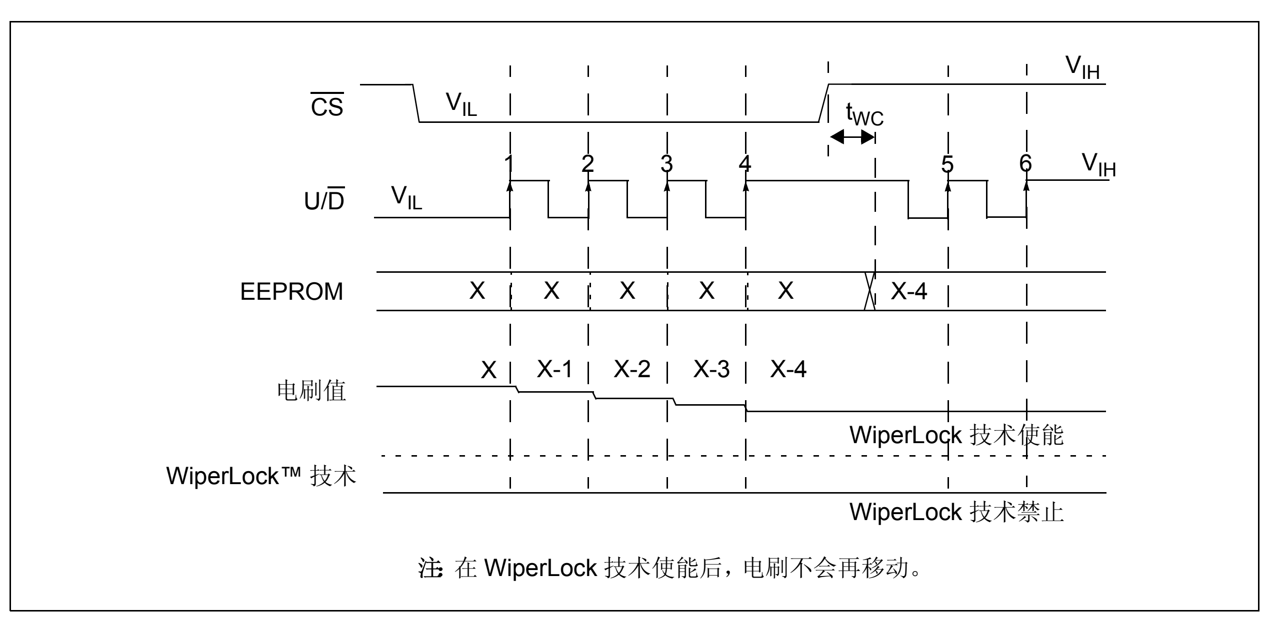


图 5-4： 递减且电刷设置写入 EEPROM

5.2.5 电刷设置写入 EEPROM

为将当前的电刷设置写入 EEPROM，必须将 $\overline{CS}$ 引脚和 U/$\overline{D}$ 引脚设置为 V_{IH}。之后再将 $\overline{CS}$ 引脚改变为 V_{IL}。在 U/$\overline{D}$ 引脚上出现上升沿之前，将 $\overline{CS}$ 引脚设置为 V_{IH}。这会把电刷设置值写入 EEPROM。

> **注：** 在 U/$\overline{D}$ 引脚设置为 V_{IL} 后， U/$\overline{D}$ 引脚上的每个上升沿会导致电刷值增加。
> 这个命令与“**递增且电刷设置写入 EEPROM**”命令相同，但 U/$\overline{D}$ 引脚保持为 V_{IL}，因此电刷值不会增加。

在 $\overline{CS}$ 引脚设置为 V_{IH} 后，电刷值将被写入 EEPROM 中。因此，在器件电压低于器件的 RAM 保持电压时，一旦器件返回到工作范围内，电刷值会被装载为这个电刷设置（保存在 EEPROM 中）。

为避免 U/$\overline{D}$ 引脚上出现的“意外”跳变将电刷设置增加，应在 U/$\overline{D}$ 引脚被设置为 V_{IL} 后尽可能快（在器件规范内）地将 $\overline{CS}$ 引脚设置为 V_{IH}。

在 $\overline{CS}$ 引脚从 V_{IL} 变为 V_{IH} 后，忽略其他的任意串行命令，直到 EEPROM 写周期（t_{WC}）完成。

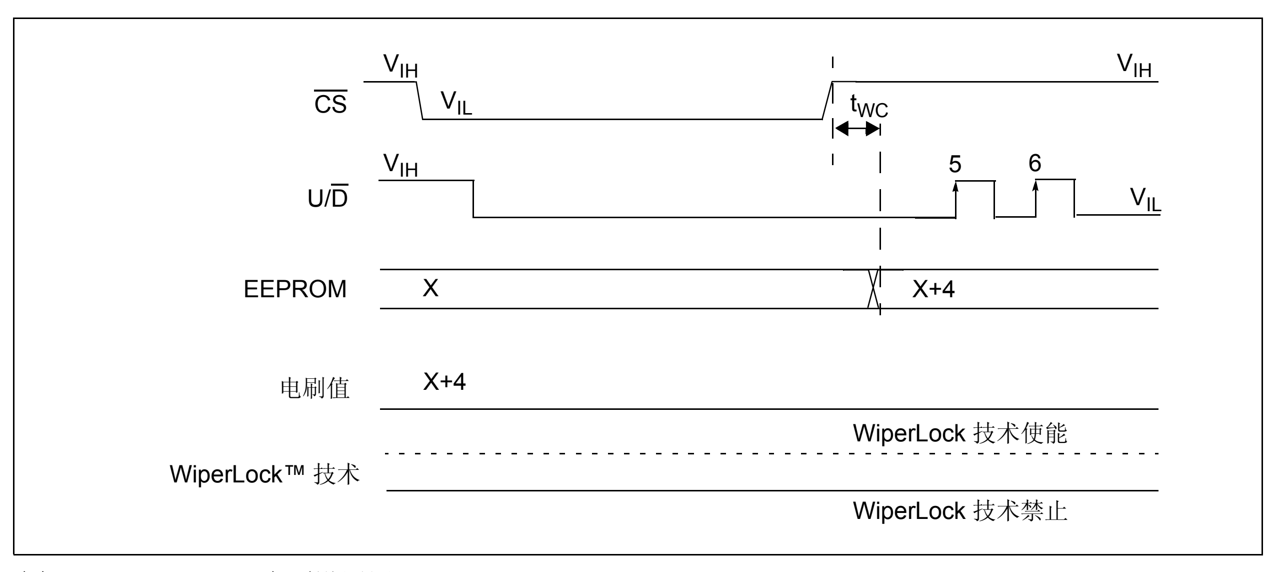


图 5-5： 电刷设置写入 EEPROM

5.2.6 高电平递增且禁止 WiperLock 技术

在 $\overline{CS}$ 引脚变为 V_{IHH} 前 U/$\overline{D}$ 引脚初始化为高状态（V_{IH}）会将器件设置成该模式。U/D 引脚后续的上升沿会将电刷设置往 A 端递增。在将 $\overline{CS}$ 引脚设置为 V_{IH} 前将 U/$\overline{D}$ 引脚设置为高状态（V_{IH}）。这会触发写周期且禁止 WiperLock 技术特性（见图 5-6）。

在 $\overline{CS}$ 引脚从 V_{IHH} 变为 V_{IH} 后，忽略其他的任意串行命令，直到 EEPROM 写周期（t_{wc}）完成。

> **注：** 电刷值不会溢出，也就是说，一旦电刷值等于 0x3F，后续的递减命令会被忽略。

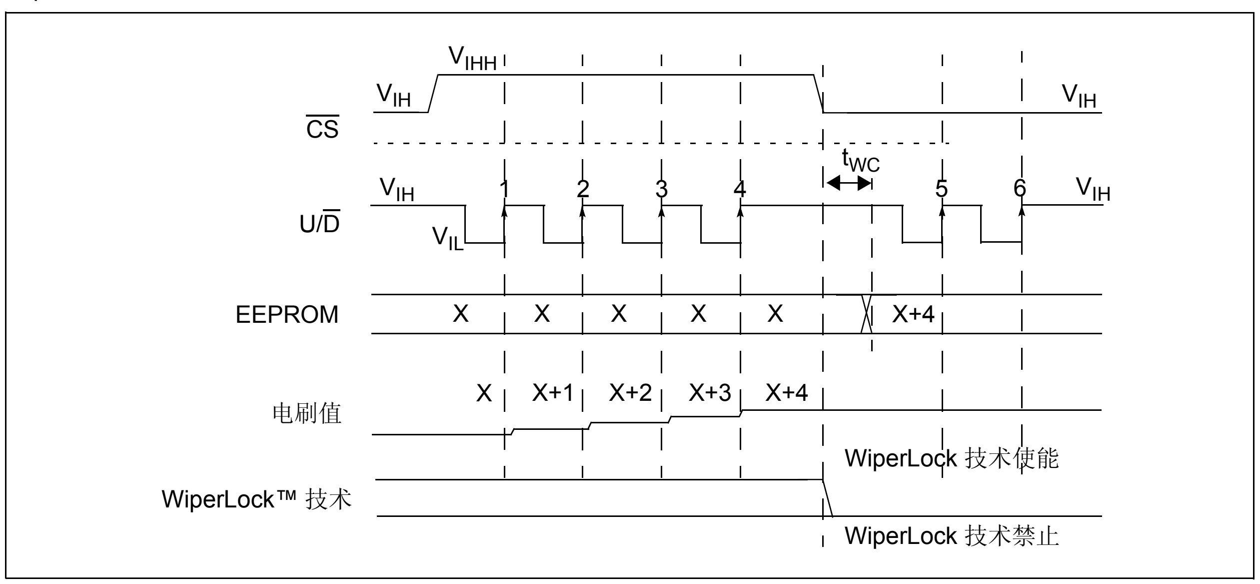


图 5-6： 高电平递增且禁止 WiperLock™ 技术

5.2.7 高电平递增且使能 WiperLock 技术

在 $\overline{CS}$ 引脚变为 V_{IHH} 前 U/$\overline{D}$ 引脚初始化为高状态（V_{IH}）会将器件设置成该模式。U/$\overline{D}$ 引脚后续的上升沿会将电刷设置往 A 端递增。在将 $\overline{CS}$ 引脚设置为 V_{IH} 前将 U/$\overline{D}$ 引脚设置为低状态（V_{IL}）。这会触发写周期且使能 WiperLock 技术特性（见图 5-7）。

在 $\overline{CS}$ 引脚从 V_{IHH} 变为 V_{IH} 后，忽略其他的任意串行命令，直到 EEPROM 写周期（t_{WC}）完成。

注：	电刷值不会溢出，也就是说，一旦电刷值等于 0x3F，后续的递增命令会被忽略。

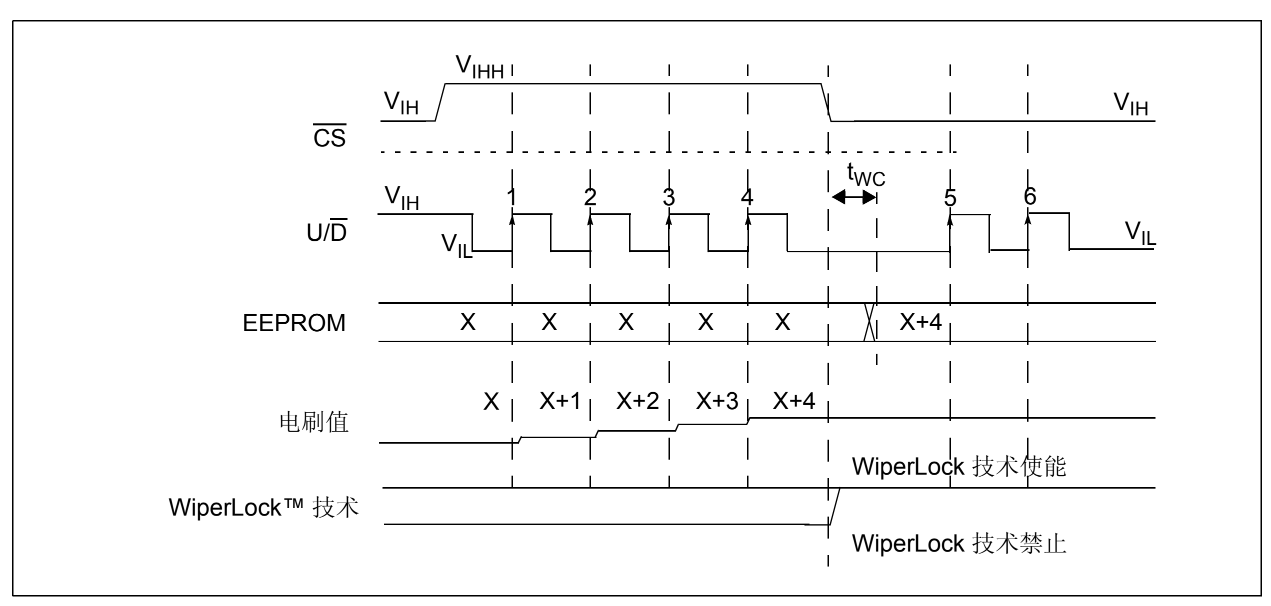


图 5-7： 高电平递增且使能 WiperLock™ 技术

5.2.8 高电平递减且禁止 WiperLock 技术

在 $\overline{CS}$ 引脚变为 V_{IHH} 前 U/$\overline{D}$ 引脚初始化为低状态（V_{IL}）会将器件设置成该模式。U/$\overline{D}$ 引脚后续的上升沿会将电刷设置往 B 端递减。在将 $\overline{CS}$ 引脚设置为 V_{IH} 前将 U/$\overline{D}$ 引脚设置为低状态（V_{IL}）。这会触发写周期且禁止 WiperLock 技术特性（见图 5-8）。

在 $\overline{CS}$ 引脚从 V_{IHH} 变为 V_{IH} 后，忽略其他的任意串行命令，直到 EEPROM 写周期（t_{WC}）完成。

注：	电刷值不会溢出，也就是说，一旦电刷值等于 0x00，后续的递减命令会被忽略。

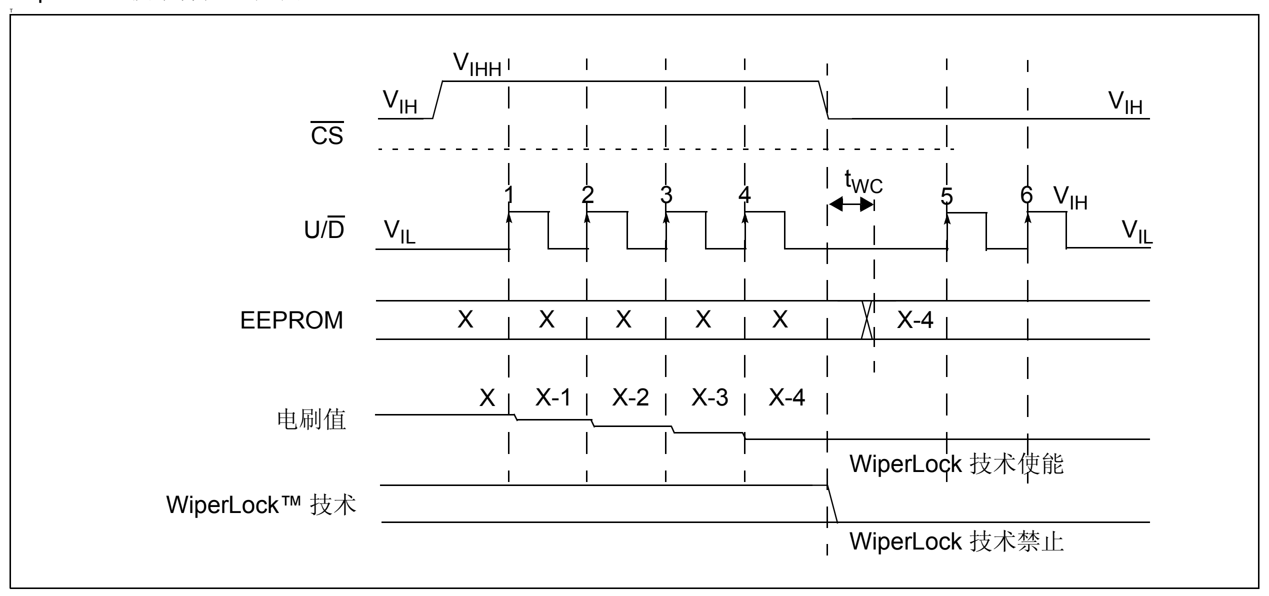


图 5-8： *高电平递减且禁止 WiperLock™ 技术*

5.2.9 高电平递减且使能 WiperLock 技术

在 $\overline{CS}$ 引脚变为 V_{IHH} 前 U/$\overline{D}$ 引脚初始化为低状态（V_{IL}）会将器件设置成该模式。U/$\overline{D}$ 引脚后续的上升沿会将电刷设置往 B 端递减。在将 $\overline{CS}$ 引脚设置为 V_{IH} 前将 U/$\overline{D}$ 引脚设置为高状态 （V_{IH}） 。这会触发写周期且使能 WiperLock 技术特性 （见图 5-9）。

在 $\overline{CS}$ 引脚从 V_{IHH} 变为 V_{IH} 后，忽略其他的任意串行命令，直到 EEPROM 写周期 （t_{WC}）完成。

> **注：** 电刷值不会溢出，也就是说，一旦电刷值等于 0x00，后续的递减命令会被忽略。

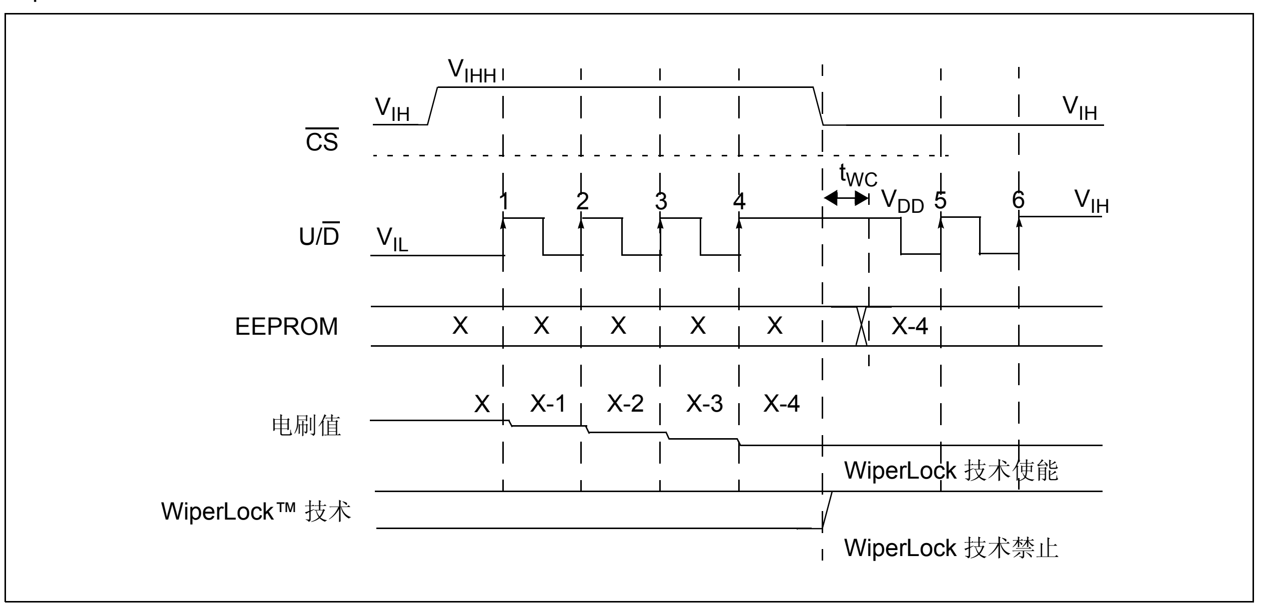


图 5-9： 高电平递减且使能 WiperLock™ 技术

5.2.10 电刷设置写入 EEPROM 且禁止 WiperLock 技术

在 $\overline{CS}$ 引脚从 V_{IH} 变化为 V_{IHH} 再回到 V_{IH} 时保持 U/$\overline{D}$ 引脚为静态（无论是 V_{IL} 还是 V_{IL}）会将器件设置成该模式。当 CS 引脚上出现下降沿（V_{IHH} 到 V_{IH}）时，电刷值被写入 EEPROM，而 WiperLock 技术被禁止（见图 5-10）。

为避免 U/$\overline{D}$ 引脚上出现的"意外"跳变改变电刷设置，应在 $\overline{CS}$ 引脚被设置为 V_{IHH} 后尽可能快（在器件规范内）地将 CS 引脚设置为 V_{IH}。

在 $\overline{CS}$ 引脚从 V_{IHH} 变为 V_{IH} 后，忽略其他的任意串行命令，直到 EEPROM 写周期（t_{WC}）完成。

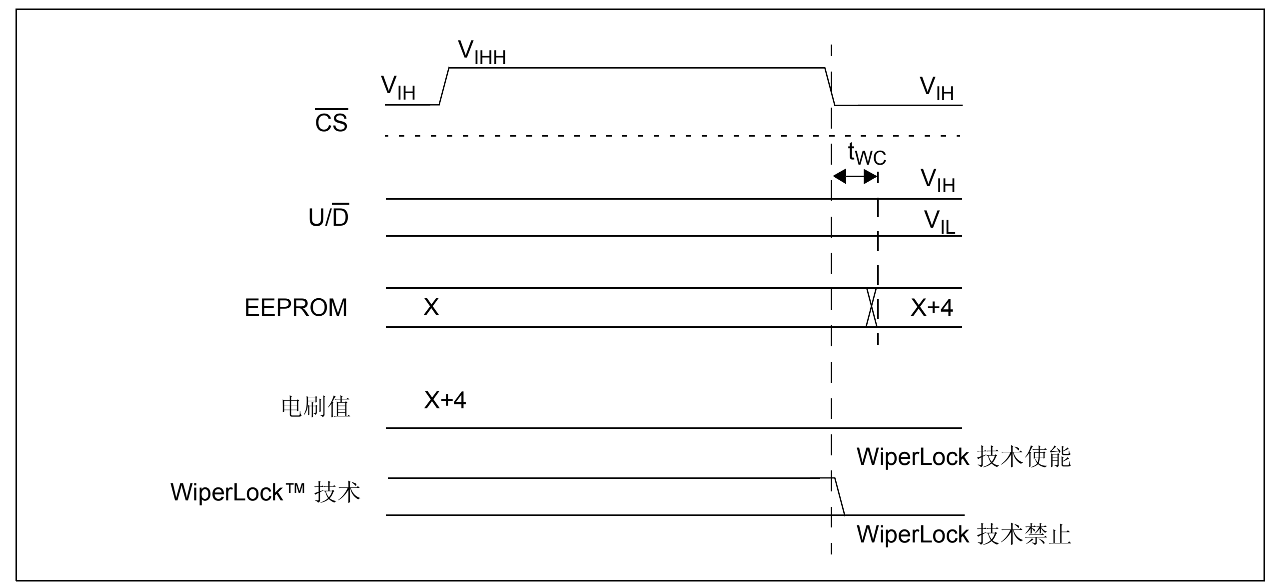


图 5-10： 电刷设置写入 EEPROM 且禁止 WiperLock™ 技术

5.2.11 电刷设置写入 EEPROM 且使能 WiperLock 技术

在 $\overline{CS}$ 引脚从 V_{IH} 变化为 V_{IHH} 前 U/$\overline{D}$ 引脚和 $\overline{CS}$ 引脚初始化为高状态（V_{IH}）会将器件设置成该模式。在 $\overline{CS}$ 引脚从 V_{IHH} 变化为 V_{IH} 前设置 U/$\overline{D}$ 引脚为低状态（V_{IL}）时，启动写周期，并使能WiperLock技术（见图 5-11）。

为避免 U/$\overline{D}$ 引脚上出现的“意外”跳变增加电刷设置，应在 U/$\overline{D}$ 引脚被设置为 V_{IL} 后尽可能快（在器件规范内）地将 $\overline{CS}$ 引脚设置为 V_{IH}。

在 $\overline{CS}$ 引脚从 V_{IHH} 变为 V_{IH} 后，忽略其他的任意串行命令，直到 EEPROM 写周期（t_{wc}）完成。

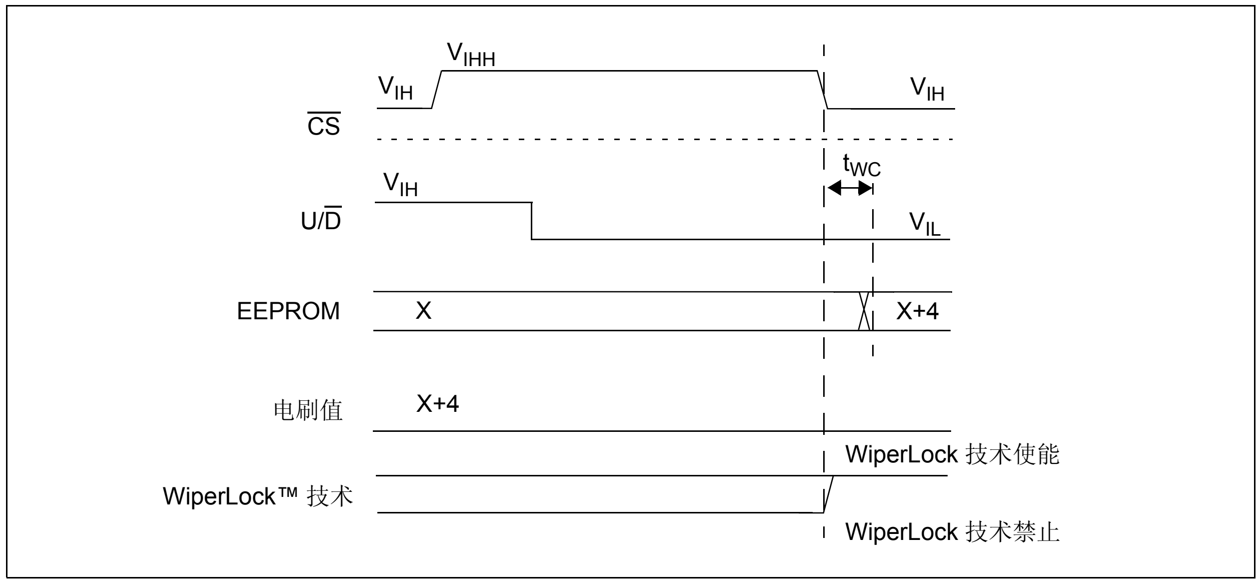


图 5-11： 电刷设置写入 EEPROM 且使能 WiperLock™ 技术

5.3 $\overline{CS}$ 高电平

根据系统需求，在系统运行期间，可能需要也可能不需要使用 CS 引脚上的高电平（V_{IHH}）。表 5-2 说明了可能的系统应用，以及系统是否需要使用高电平（V_{IHH}）。

MCP402X 器件支持六种高电平命令（$\overline{CS}$ 输入电压必须符合 VIHH 规范）。

表 5-2： 高电平应用

系统运行	高电平
仅生产校准——系统不应该更新电刷设置	来自于校准单元
系统运行期间禁止 WiperLock™ 技术	不要求
系统运行期间可以更新且 "锁定"电刷设置	要求

5.3.1 设置 $\overline{CS}$ 引脚为 V_{IHH} 的方法

图 5-12 的电路说明了 TC1240A 双倍电荷泵的使用方法。在 SHDN 引脚为高电平时， TC1240A 关闭， $\overline{CS}$ 引脚上的电平受 PICmicro® 单片机（MCU） IO2 引脚控制。

在 SHDN 引脚为低电平时， TC1240A 开启， V_{OUT} 电压等于 2 * V_{DD}。电阻 R_1 允许 $\overline{CS}$ 引脚电压大于这个电压，这样的话 PICmicro MCU 的 IO2 引脚电压钳位于 VDD 左右。

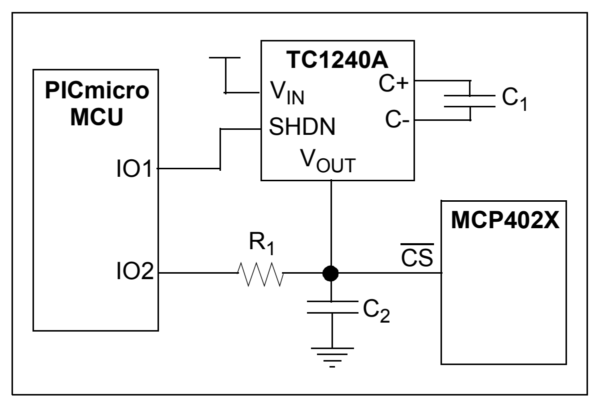


图 5-12： 使用 TC1240A 产生 V_{IHH} 电压

图 5-13 所示的电路说明了 MCP402X 非易失性数字电位计评估板的使用方法。它要求系统电压大约为 5V。这可以保证在 PIC10F206 单片机进入欠压状态时，$\overline{CS}$ 引脚上的电压不足以改变保存的电刷值。"*MCP402X Non-volatile Digital Potentiometer Evaluation Board User's Guide*"（DS51546）包含了完整的电路图。

GP0 为通用 I/O 引脚，而 GP2 既可以是通用 I/O 引脚，也可以是输出内部时钟信号。

为了执行串行命令，把GP2引脚配置为输入（高阻态）。GP0 引脚的输出状态将决定 $\overline{CS}$ 引脚上的电压（V_{IL} 或 V_{IH}）。

为了执行高电平串行命令，必须配置 GP0 输出引脚输出高电平（V_{OH}），GP2 引脚输出内部时钟信号。这会形成一个电荷泵，从而增加 $\overline{CS}$ 引脚上的电压（在系统电压大约为 5V 时）。

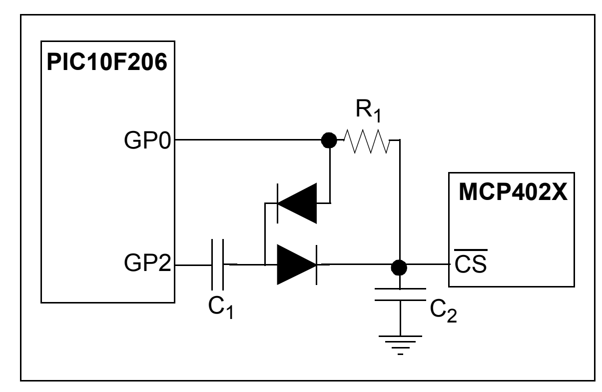


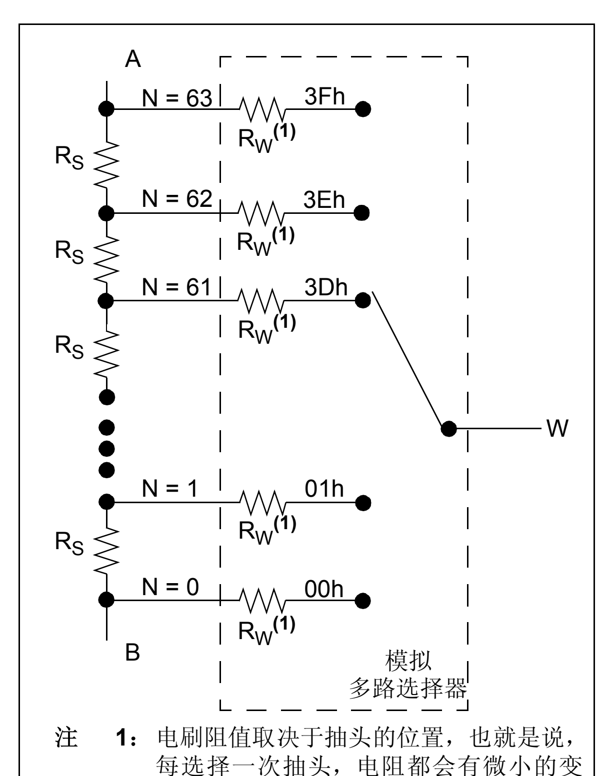
图 5-13： 使用 MCP402X 非易失性数字电位计评估板 （MCP402XEV）产生 V_{IHH} 电压

6.0 电阻

数字电位计应用可以分为两类：

- 变阻器结构
- 电位计 （或分压计）结构

图 6-1 说明了 MCP402X 电阻的框图。



注 1：电刷阻值取决于抽头的位置，也就是说，每选择一次抽头，电阻都会有微小的变化。这一变化对小电阻器件 （2.1 kΩ）的影响更为明显。

图 6-1： 电阻框图

步长电阻 （R_S）是两个相邻抽头间的电阻。它的值取决于所选的 R_{AB} 值。表 6-1 列出了每个器件的典型步长电阻。

由于工作电压的原因，器件的整个电阻值会有微小的变化 （见图 2-6、图 2-17、图 2-27 或图 2-37）。

表 6-1： 典型步长电阻

器件型号	典型电阻 （Ω）	
	总电阻（R_{AB}）	步长电阻（R_S）
MCP402X-203E	2100	33.33
MCP402X-503E	5000	79.37
MCP402X-104E	10000	158.73
MCP402X-504E	50000	793.65

A、B 和 W 端没有极性。它们支持正向电流，也支持负向电流。

6.1 电阻结构

6.1.1 变阻器结构

作为变阻器使用时，数字电位计三个端头中的两个被用来作为电路中的阻性元素。W 端（电刷）和 A 或 B 端中的任意一端均可构成可变电阻，其阻值取决于电刷的抽头位置和电刷自身的阻值。该电阻通过电刷的设置进行控制。

未使用的一端（B 端或 A 端）应该悬空。图 6-2 说明了两个可以使用的电阻。翻转 A 和 B 端的极性不会影响操作。

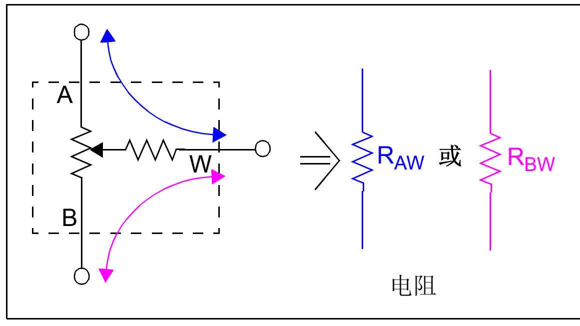


图 6-2：　　变阻器结构

这允许对两节点间的整个电阻进行控制。整个电阻取决于“起始”端到电刷端的电阻阻值。代码 00h 处，R_{BW} 阻值最小（R_W），但 R_{AW} 阻值最大（$R_{AB} + R_W$）。相反，代码 3Fh 处，R_{AW} 阻值最小（R_W），但 R_{BW} 阻值最大（$R_{AB} + R_W$）。

电阻步长大小（R_S）等于电阻的一个 LSb 值。

注：	为防止损坏这种结构中的内部电刷电路，需要小心避免通过的电流大于 2.5 mA。

图 2-6、图 2-17、图 2-27和图 2-37说明了电刷到终端电阻随温度波动的变化情况。产生变化最大的地方在头几个代码处，因为电刷电阻系数会影响整个电阻。其余代码处的变化主要取决于整个电阻（R_{AB}）的温度系数。

6.1.2 电位计结构

作为电位计使用时，三个端头均连接到电路中的不同节点。这允许电位计的输出电压与输入电压成正比。这种结构有时也称为分压计模式。如图 6-3 所示，通过调节两端间的电刷位置，电位计可以提供可变电压值。翻转 A 和 B 端的极性不会影响操作。

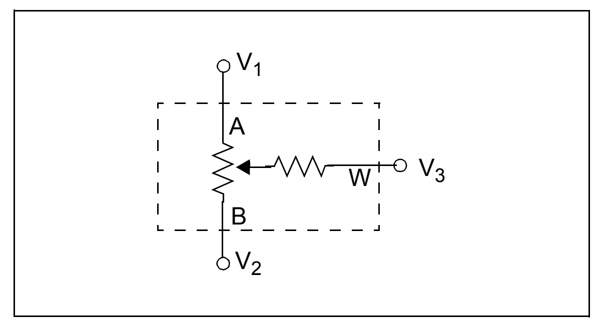


图 6-3：　　电位计结构

R_{AB} 电阻的温度系数由设计达到最小值。在这种结构中，所有的电阻一致变化，因此可以看出这样的变化极小。

电刷电阻温度系数不同于 R_{AB} 温度系数。节点 V_3（图 6-3）处的电压不依赖于电刷电阻，它的大小仅与 R_{AB} 电阻成比例，因此大部分情况下，温度系数通常可以忽略。

注：	为防止损坏这种结构中的内部电刷电路，需要小心避免通过的电流大于 2.5 mA。

6.2 电刷电阻

电刷电阻是指电刷的串联阻值。通常为电刷位于零刻度（00h）或满量程 （3Fh）时所测量的电刷电阻阻值。

在数字电位计作为分压计的应用中，电刷电阻带来的误差并不显明。

但在作为变阻器的应用中，如果电刷向零标度 （00h）移动的话，电刷电阻会产生较大的非线性。标称电阻越小，可能产生的误差就越大。

电刷电阻与器件工作电压存在很大的关系。随着器件电压减小，电刷电阻会增加 （见图 6-4 和表 6-2）。

变阻器结构中，这种电压上的变化需要多加考虑，特别是阻值较小的器件。对于 2.1 kΩ 器件， 5.5V 时的最大电刷阻值约为整个电阻的 6%，而在 2.7V 时，约为整个电阻的 15.5%。

电位计结构中，电刷阻值的变化不会影响 W 端引脚上的输出电压。

在高电压区域，电阻值为线性递减；而低电压区域的电阻值是非线性的，这是因为在低电压处随着电压的下降电阻值会急剧增加。

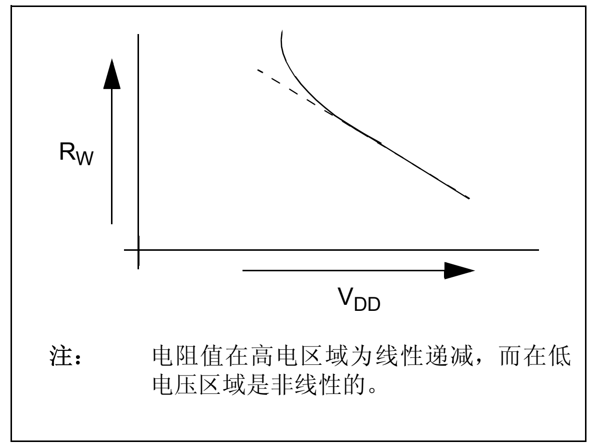


图 6-4： 电刷电阻 （R_W）与电压（V_{DD}）的关系

由于常温时电压的变化对整个器件电阻阻值的影响很小（见图 2-6、图 2-17、图 2-27或图 2-37），电刷电阻随电压的变化对 INL 和 DNL 误差存在非常大的影响。

表 6-2： 典型步长电阻及其与电刷电阻之间的关系

电阻 （Ω）					R_W / R_S （%）(1)			R_W / R_{AB} （%）(2)		
典型值		电刷 （R_W）			R_W = 典型值	R_W = 最大值 @ 5.5V	R_W = 最大值 @ 2.7V	R_W = 典型值	R_W = 最大值 @ 5.5V	R_W = 最大值 @ 2.7V
总电阻 （R_{AB}）	步长电阻 （R_S）	典型值	最大值 @ 5.5V	最大值 @ 2.7V						
2100	33.33	75	125	325	225.0%	375.0%	975.0%	3.57%	5.95%	15.48%
5000	79.37	75	125	325	94.5%	157.5%	409.5%	1.5%	2.50%	6.50%
10000	158.73	75	125	325	47.25%	78.75%	204.75%	0.75%	1.25%	3.25%
50000	793.65	75	125	325	9.45%	15.75%	40.95%	0.15%	0.25%	0.65%

注 1：R_S 为电阻典型值。它随电压的变化最小。

2：R_{AB} 为典型值。它随电压的变化最小。

6.3 工作特性

对于系统设计来说，了解器件阻性元件的工作特性非常重要。

6.3.1 精度

6.3.1.1 积分非线性 （INL）

器件的 INL 误差定义为在偏置和增益误差消除后，实际代码跳变点与它相应的理想跳变点之间所存在的最大偏差。末端从 0x00 到 0x3F。请参考图 6-5。

INL 误差为正表明实际电阻值比理想值高；而 INL 误差为负表明实际电阻值比理想值低。

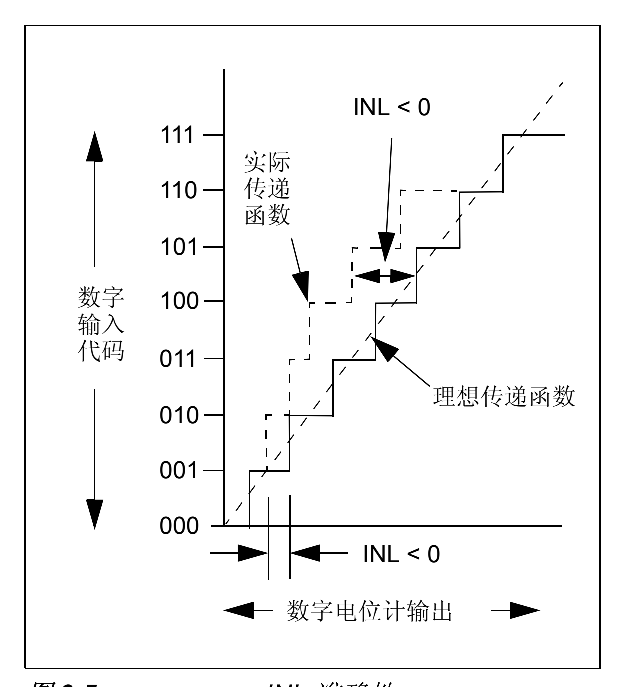


图 6-5：　INL 准确性

6.3.1.2 微分非线性 （DNL）

DNL 误差定义为实际码宽与理想码宽之间的偏差。DNL 误差为零说明每个代码的宽度确实为 1 LSb 宽。

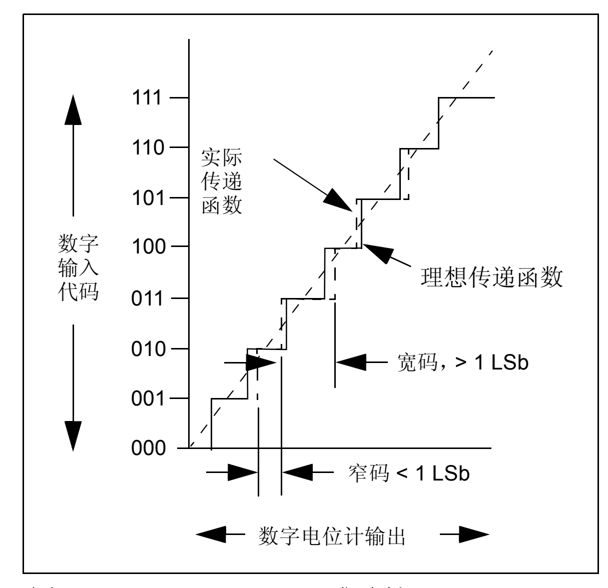


图 6-6：　DNL 准确性

6.3.1.3 比率温度系数

比率温度系数以 R_{AW}/R_{WB} 的形式来衡量温度漂移带来的误差。对于使用电位计 （MCP4021 和 MCP4023 器件）的分压计结构来说，它往往是个关键误差。

6.3.1.4 绝对温度系数

绝对温度系数衡量温度漂移带来的端对端电阻（标称电阻 R_{AB}）误差。在使用变阻器（MCP4022 和 MCP4024）的可调电阻结构中，它往往是个关键误差。

6.3.2 单调操作

单调操作表示器件电阻一级一级递增 （从 A 端到 B 端或 B 端到 A 端）。

电刷抽头位置不同，电刷电阻也不同。在从一个抽头点向下一个抽头移动时（无论是递增还是递减），ΔR_W 小于 ΔR_S。当这一改变发生时，器件电压和温度对于两个抽头来说是 “相同”的。

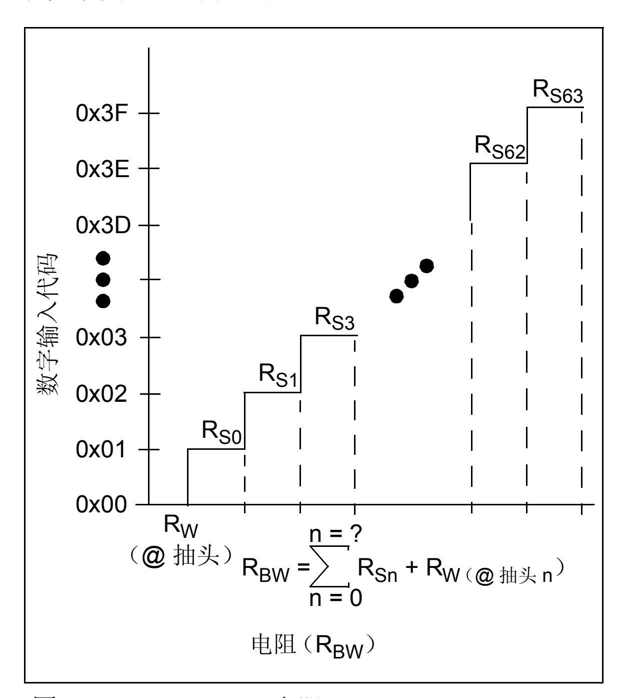


图 6-7： *电阻 R_{BW}*

7.0 设计考虑

在采用 MCP402X 器件的系统设计中，需要仔细考虑以下的因素：

- 电源
- 布线

7.1 电源考虑

典型应用往往会使用一个旁路电容来滤除电源走线带来的高频噪声。旁路电容有助于最大限度地减小这些噪声源对信号完整性的影响。图 7-1 说明了合理的旁路方法。

本例中，旁路电容大小建议为 0.1 µF。旁路电容应该尽可能近地靠近器件电源引脚 （V_{DD}）（4 mm 内）。

给这些器件供电的电源需要尽可能地干净。如果应用电路有单独的数字电源和模拟电源， V_{DD} 和 V_{SS} 应该处在模拟层。

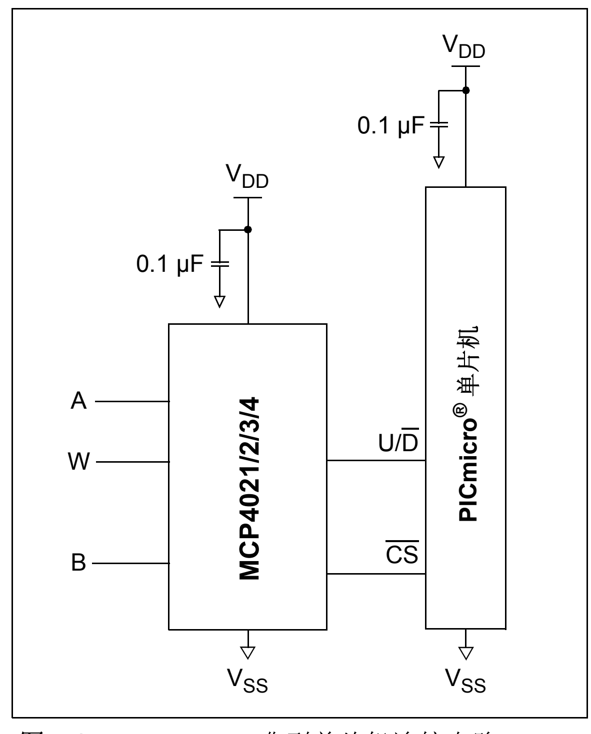


图 7-1： 典型单片机连接电路

7.2 布线考虑

感性耦合 AC 瞬态和数字开关噪声会降低输入和输出信号的完整性，从而潜在地削弱 MCP402X 器件的性能。小心布线可以最大限度地减小这些影响，增加信噪比（SNR）。基准测试表明使用地层自感系数较低的多层板、隔离输入、隔离输出和合理去耦对于实现芯片高性能至关重要。特别恶劣的环境中可能需要对关键信号作出保护。

如果希望噪声小的话，不建议使用实验板和绕线板。

8.0 应用实例

在现代电子电路中，非易失性数字电位计有着广泛的应用场合。主要应用场合包括设置点阈值的精确校准、传感器的调整、LCD 旁路调整、音频衰减、可调电源、电机控制的过流跳变设置、可调增益放大器和偏置调整。MCP4021/2/3/4 器件可以取代常用的机械跳变电位计，用在工作电压和端电压处于CMOS工艺限制条件内的场合（V_{DD} = 2.7V 至 5.5V）。

8.1 设置点阈值调整

在一些应用中，为了准确检测输入阈值事件，常常需要从多个方面入手去消除误差。使用偏置和增益误差较低的比较器和运算放大器有助于获得这种精度，但在许多应用中，输入源的波动常常会脱离设计人员的控制。如果整个系统在受控制的环境（如工厂测试）中封装后能够得到校准的话，即使不能完全消除误差，也能将误差最小化。

图 8-1 说明了一个通用的数字电位计结构。这种结构常被称为"窗口式分压计"。需要指出的是，虽然 R_1 和 R_2 对于这种分压计来说并不是必需的，但它们的存在有助于让期望得到的阈值有一个范围限制。之所以说它是"窗口式的"是因为 R_1 和 R_2 能够缩小 V_{TRIP} 到一个远小于 $V_{DD} – V_{SS}$ 的电压值之间的可调范围。如果输出范围减小，每一级的输出幅度也会减小。这有效增加了分辨率固定的数字电位计的调整分辨率。这种技术使得价格更低的数字电位计也能够得到使用（可用 64 级取代 256 级）。

MCP4021 和 MCP4023 不高的 DNL 性能对于在生产中达到校准精度至关重要，而无需精度较高的数字电位计。

公式 8-1： 根据 V_{TRIP} 的期望值计算电刷设置

$$V_{TRIP} = V_{DD}\left(\frac{R_2 + R_{WB}}{R_1 + R_{AB} + R_2}\right)$$

$$R_{AB} = R_{Nominal}$$

$$R_{WB} = R_{AB} \bullet \left(\frac{D}{63}\right)$$

$$D = \left(\left(\frac{V_{TRIP}}{V_{DD}}\right) \bullet ((R_1 + R_{AB} + R_2) - R_2)\right) \bullet 63$$

其中：

D = 数字电位计的电刷设置（0-63）

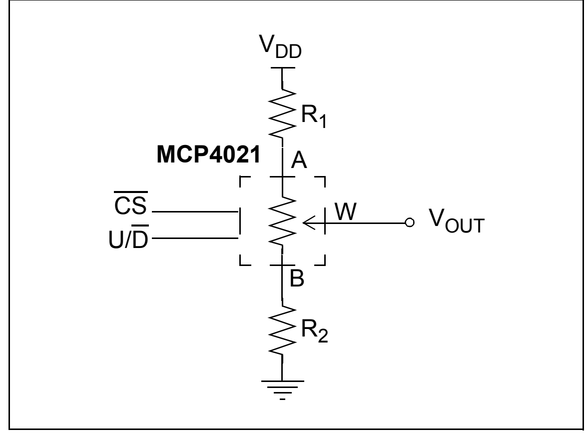


图 8-1： 使用数字电位计设置精确输出电压

8.1.1 对光学传感器的阈值调整

如果有些应用必须校准二极管、三极管或电阻的阈值，0.1V 的可变范围非常普遍。通常，期望值为 2 mV 甚至更好的分辨率足以准确检测到精密信号的存在。图 8-2 说明了一个潜在的解决方案，它利用 MCP4021 或 MCP4023 器件构成一个"窗口式"分压计。

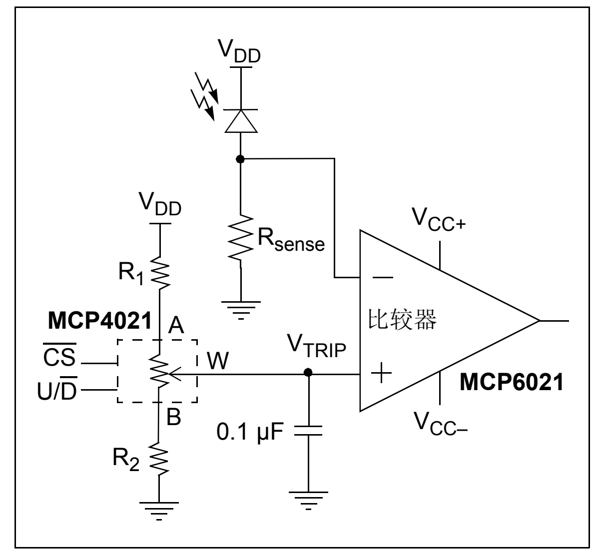


图 8-2： 设置点或阈值校准

8.2 运算放大器应用

图 8-3、图 8-4 和图 8-5 说明了典型的放大器电路，它使用MCP4021/2/3/4器件代替固定电阻组成数字可调模拟解决方案。

图 8-4的电路可以对同相放大器的偏置和增益分别进行调整。它使用 MCP4021、R1 和 R2 电阻设置偏置电压。R1 + R2 之和应该远大于 （> 100 倍） MCP4021 器件电阻。这使得 MCP4021 器件电阻的每次递增或递减都可以精细调节偏置电压。运算放大器的输入电压（Vin）应为运算放大器 Vw 电压的中间值。通过 MCP4022 器件调节增益。如果 MCP4022 器件的电阻值小于 R3，则此次操作为增益的一次精细调节。如果 MCP4022 器件的电阻等于 （或大于） R3，则此次操作为增益的一次粗调。通常来说，先粗调，再细调。

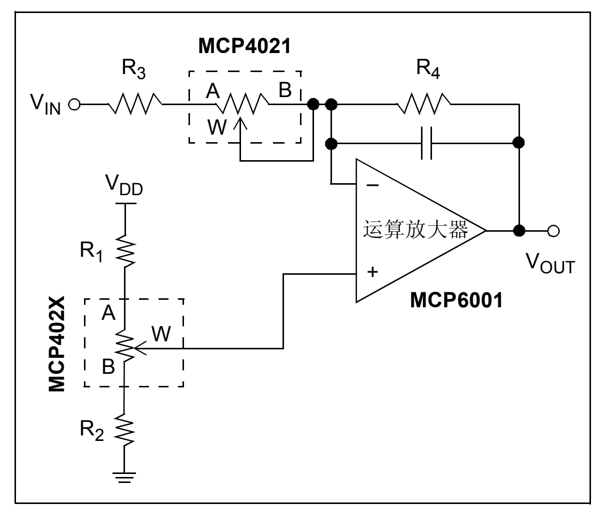


图 8-3： 反相放大器中偏置和增益的调整

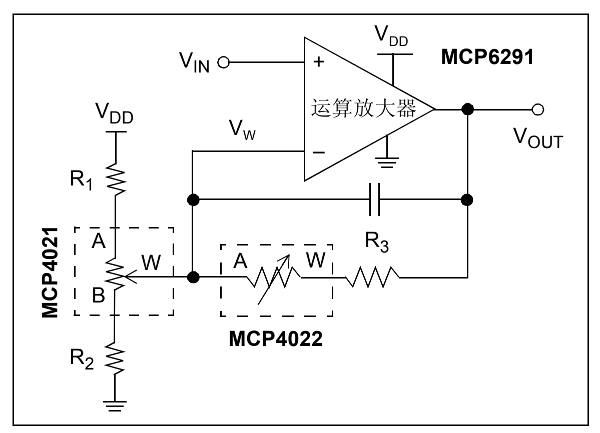


图 8-4： 同相放大器中偏置和增益的调整

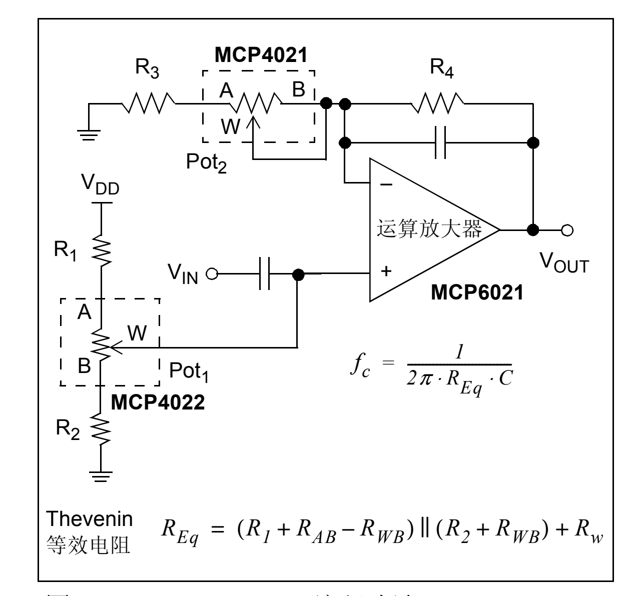


图 8-5： 可编程滤波器

8.3 温度传感器应用

热敏电阻的阻值与温度之间存在确切的关系。它是低成本温度检测器解决方案中常用的传感元件。但是热敏电阻与温度的关系不是线性的，这与我们的期望相反，因此为了获得更好的性能，常常需要对它进行调整。目前存在一些常用的热敏电阻调整和线性化的解决方案。图 8-6 和图 8-7 是 3 端 NTC 热敏电阻的简单线性化方法。两者都是一个简单的分压计，它们使用了一个正温度系数（PTC）的热敏电阻（R_1）。R_1 的转换函数可用来补偿负温度系数（NTC）热敏电阻中的线性误差。

图 8-6 所示的电路使用一个数字变阻器来调整偏置误差，该误差通常由热敏电阻的零件间偏移所引起。该解决方案将数字电位计的 R_W 放入分压计计算。MCP4021/2/3/4 器件 R_{AB} 的温度系数为 50 ppm（-20°C 至 +70°C）。R_W 的误差远大于 R_{AB} 的误差，因为 R_W 随 V_{DD}、电刷设置和温度而变化。对于 50 kΩ 的器件来说，大部分情况下只要电刷设置 > 6，则由 R_W 带来的误差可以忽略。而对于 2 kΩ 器件来说，R_W 带来的误差比较明显，因为它在 R_{WB} 中占了较大的比例。基于以上原因，图 8-6 所示的电路并不是热敏电阻“激活”和线性化的最佳方法。

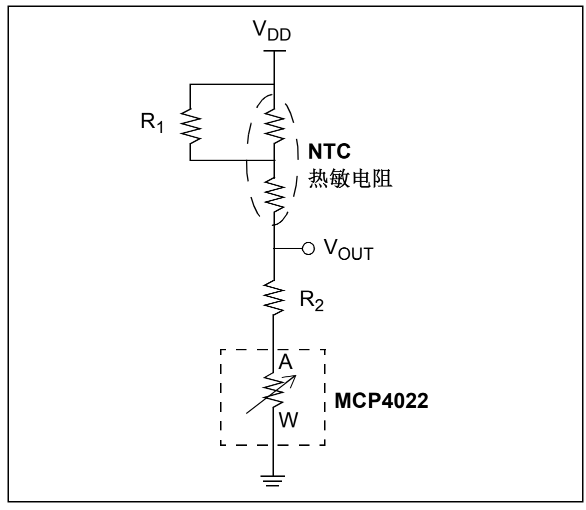


图 8-6： 变阻器结构中使用数字电位计来校准热敏电阻

图 8-7 所示的电路使用数字电位计来调整偏置误差。由于 R_W 常常带来误差，本电路从调整方案中移除了 R_W。R_2 也不需要，但是可以用它来减小调整“窗口”和电位计 R_{AB} 零件间偏移所引起的变化。

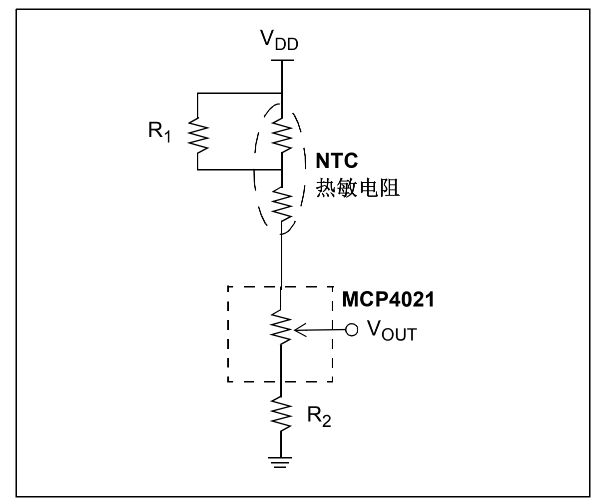


图 8-7： 电位计结构中使用数字电位计来校准热敏电阻

8.4 惠斯通桥式调整

另一个常用来“激活”传感器（如应变仪、压力计和热敏电阻）的方法是惠斯通桥式结构。惠斯通桥提供差分输出，而不是单端输出。图 8-8 说明了一个使用一到三个数字电位计的惠斯通桥。该例中的数字电位计用来调整惠斯通桥的偏置和增益。

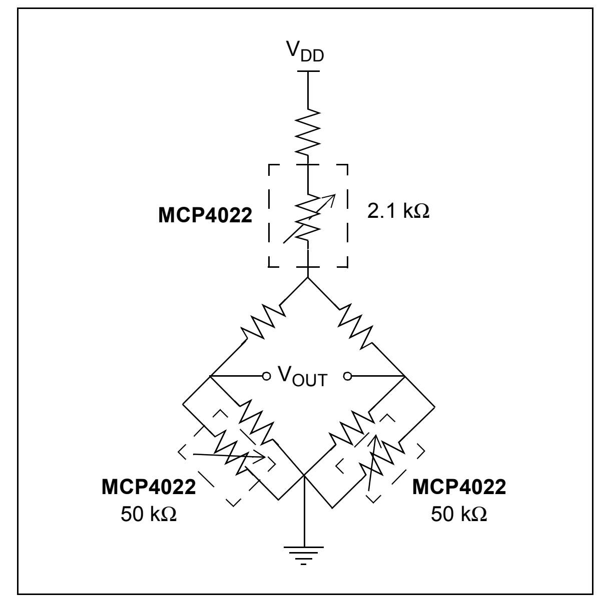


图 8-8： 惠斯通桥式调整

9.0 开发技术支持

9.1 评估 / 演示板

目前有三块板可用来评估 MCP4021/2/3/4 系列器件。

1. MCP402X 数字电位计评估板工具包（MCP402XEV）包含一个简单的演示板。该演示使用了一枚 PIC10F206 单片机，一枚 MCP4021 数字电位计和一块空 PCB 板，它可用于装配任意封装的 MCP4021/2/3/4 器件，不论是 SOT-23-5、SOT-23-6 封装，还是 150 mil SOIC 8 引脚封装。

   在PICmicro®单片机产生MCP402X串行命令时，该评估板可使用它上面的两个按钮进行控制。示例固件程序演示了下面一些命令：

   - 递增
   - 递减
   - 高电平递增且使能 WiperLock 技术
   - 高电平递减且使能 WiperLock 技术
   - 高电平递增且禁止 WiperLock 技术
   - 高电平递减且禁止 WiperLock 技术

   通过在 PCB 板上适当跳线，装配后的板子（带有 MCP4021）可用于评估其他的 MCP402X 器件。

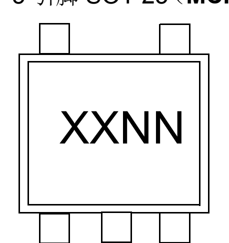
2. SOT-23-5/6 评估板（VSUPEV2）可用于评估 MCP4022、MCP4023和MCP4024的器件特性。
3. 8 引脚 SOIC/MSOP/TSSOP/DIP 评估板（SOIC8EV）可用于评估 SOIC 或 MSOP 封装的 MCP4021 器件的特性。

这些评估板都可通过 Microchip 网站直接购买，网站地址为：www.microchip.com。

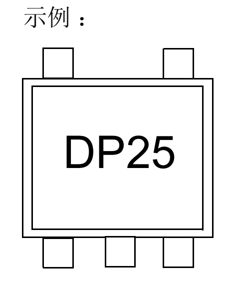
10.0 封装信息

10.1 封装标识信息

5 引脚 SOT-23（**MCP4024**）



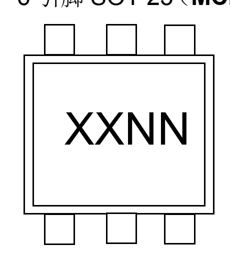
示例：



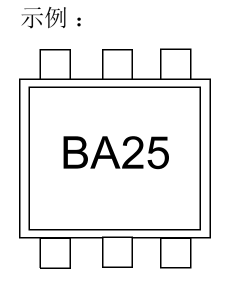
器件编号	代码
MCP4024T-202E/OT	DPNN
MCP4024T-502E/OT	DQNN
MCP4024T-103E/OT	DRNN
MCP4024T-503E/OT	DSNN

注： 仅用于 5 引脚 SOT-23

6 引脚 SOT-23（**MCP4022/MCP4023**）



示例：



器件编号	代码	
	MCP402**2**	MCP402**3**
MCP402**x**T-202E/CH	BANN	BENN
MCP402**x**T-502E/CH	BBNN	BFNN
MCP402**x**T-103E/CH	BCNN	BGNN
MCP402**x**T-503E/CH	BDNN	BHNN

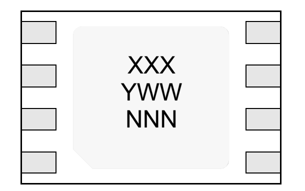
注： 仅用于 6 引脚 SOT-23

图注：
- XX...X 客户指定信息
- Y 年份代码 （日历年的最后一位数字）
- YY 年份代码 （日历年的最后两位数字）
- WW 星期代码 （一月一日的星期代码为 01）
- NNN 字母数字的追踪代码
- (e3) 雾锡 （Sn）的 JEDEC 无铅标志
- * 本封装是无铅封装。 JEDEC 无铅标志 （(e3)）标示于此种封装的外包装上。

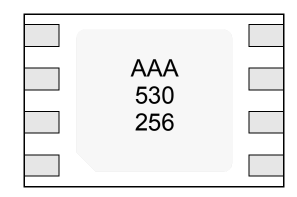
注： 如果 Microchip 器件编号没有在一行完全标出，它将在下一行继续标出，因此限制了用户指定信息的可用字符数量。

封装标识信息

8 引脚 DFN（2x3）（**MCP4021**）



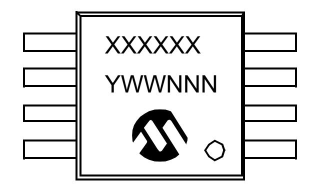
示例：



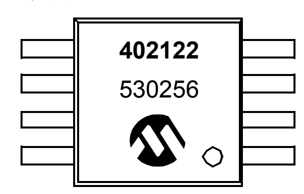
器件编号	代码
MCP4021T-202E/MC	AAA
MCP4021T-502E/MC	AAB
MCP4021T-103E/MC	AAC
MCP4021T-503E/MC	AAD

注： 仅用于 8 引脚 DFN

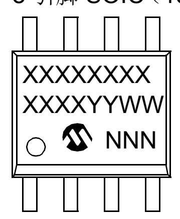
8 引脚 MSOP（**MCP4021**）



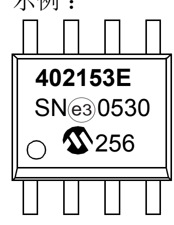
示例：



8 引脚 SOIC（150 mil）（**MCP4021**）



示例：



器件编号	代码 **xx=**
MCP4021-202E/**xx**	22
MCP4021-502E/**xx**	52
MCP4021-103E/**xx**	13
MCP4021-503E/**xx**	53

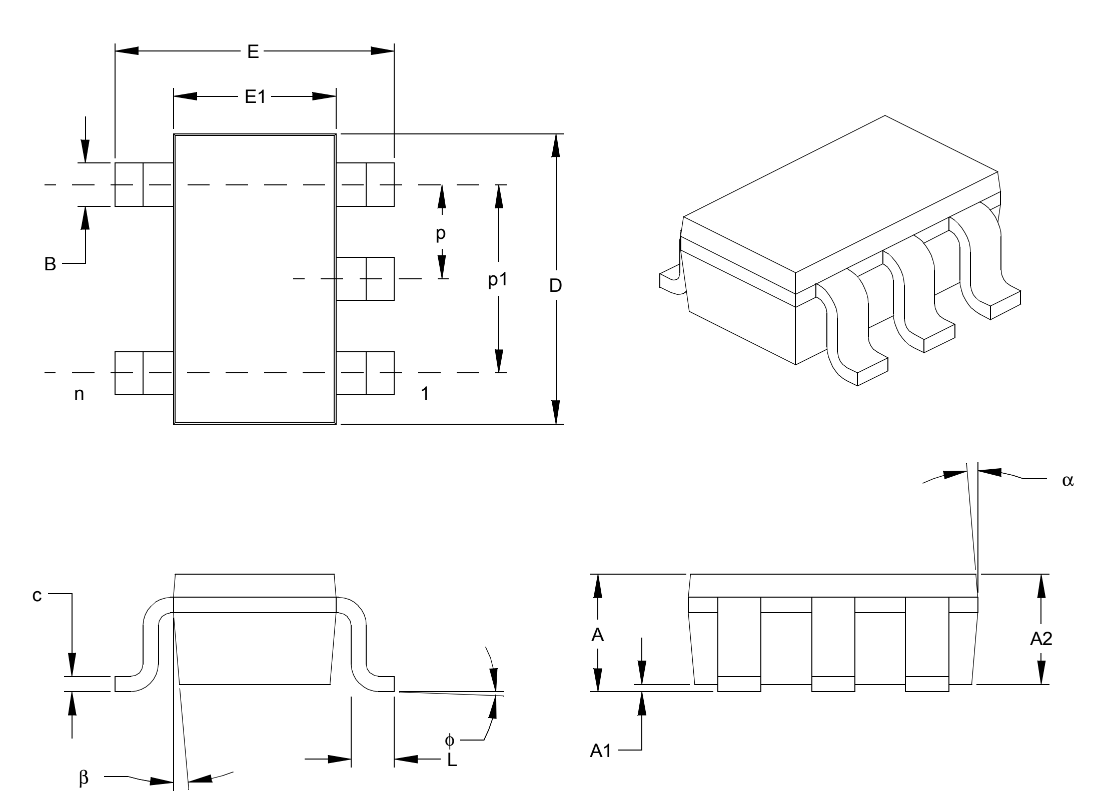
注： 仅用于 8 引脚 MSOP、 SOIC

图注：

XX...X	客户指定信息
Y	年份代码 （日历年的最后一位数字）
YY	年份代码 （日历年的最后两位数字）
WW	星期代码 （一月一日的星期代码为 01）
NNN	字母数字的追踪代码
(e3)	雾锡 （Sn）的 JEDEC 无铅标志
*	本封装是无铅封装。 JEDEC 无铅标志 （(e3)）标示于此种封装的外包装上。

注： 如果 Microchip 器件编号没有在一行完全标出，它将在下一行继续标出，因此限制了用户指定信息的可用字符数量。

5 引脚塑封小型晶体管封装 （OT）（SOT-23）



单位		英寸 *			毫米		
尺寸范围		最小	正常	最大	最小	正常	最大
引脚数	n		5			5	
引脚间距	p		.038			0.95	
外侧引脚间距（基本）	p1		.075			1.90	
总高度	A	.035	.046	.057	0.90	1.18	1.45
塑模封装厚度	A2	.035	.043	.051	0.90	1.10	1.30
悬空间隙	A1	.000	.003	.006	0.00	0.08	0.15
总宽度	E	.102	.110	.118	2.60	2.80	3.00
塑模封装宽度	E1	.059	.064	.069	1.50	1.63	1.75
总长度	D	.110	.116	.122	2.80	2.95	3.10
底脚长度	L	.014	.018	.022	0.35	0.45	0.55
底脚倾斜角	f	0	5	10	0	5	10
引脚厚度	c	.004	.006	.008	0.09	0.15	0.20
引脚宽度	B	.014	.017	.020	0.35	0.43	0.50
塑模顶端锥度	a	0	5	10	0	5	10
塑模底端锥度	b	0	5	10	0	5	10

* 控制参数

注

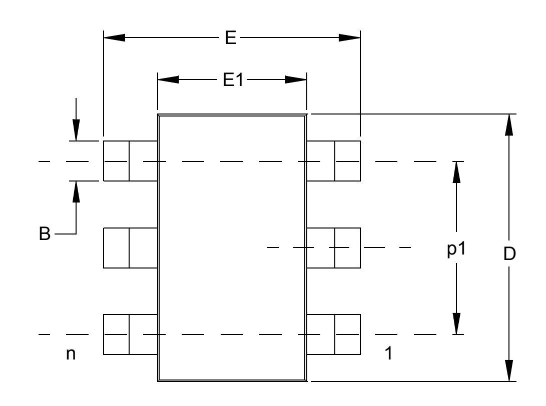
尺寸 D 和 E1 不包括塑模的毛边或突起。塑模每侧的毛边或突起不得超过 0.005 英寸（0.127 毫米）。

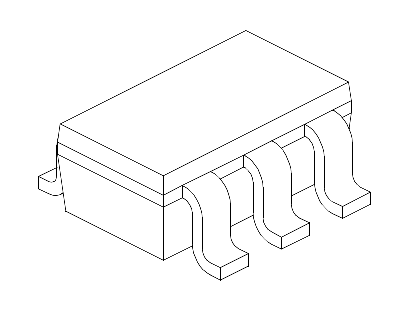
等同于 EIAJ 号：SC-74A

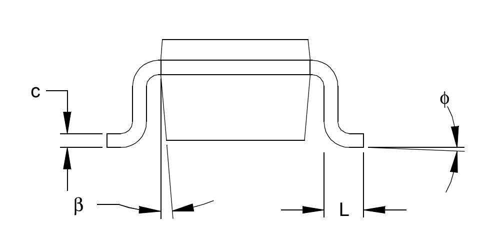
图号 C04-091

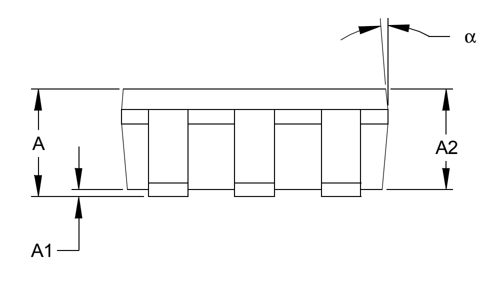
修订于 09-12-05

6 引脚塑封小型晶体管封装 （CH）（SOT-23）









单位		英寸 *			毫米		
尺寸范围		最小	正常	最大	最小	正常	最大
引脚数	n		6			6	
引脚间距	p		.038 BSC			0.95 BSC	
外侧引脚间距	p1		.075 BSC			1.90 BSC	
总高度	A	.035	.046	.057	0.90	1.18	1.45
塑模封装厚度	A2	.035	.043	.051	0.90	1.10	1.30
悬空间隙	A1	.000	.003	.006	0.00	0.08	0.15
总宽度	E	.102	.110	.118	2.60	2.80	3.00
塑模封装宽度	E1	.059	.064	.069	1.50	1.63	1.75
总长度	D	.110	.116	.122	2.80	2.95	3.10
底脚长度	L	.014	.018	.022	0.35	0.45	0.55
底脚倾斜角	φ	0	5	10	0	5	10
引脚厚度	c	.004	.006	.008	0.09	0.15	0.20
引脚宽度	B	.014	.017	.020	0.35	0.43	0.50
塑模顶端锥度	α	0	5	10	0	5	10
塑模底端锥度	β	0	5	10	0	5	10

* 控制参数

注：

尺寸 D 和 E1 不包括塑模的毛边或突起。塑模每侧的毛边或突起不得超过 0.005 英寸（0.127 毫米）。

BSC: 基本尺寸。理论上显示的是没有公差的精确值。

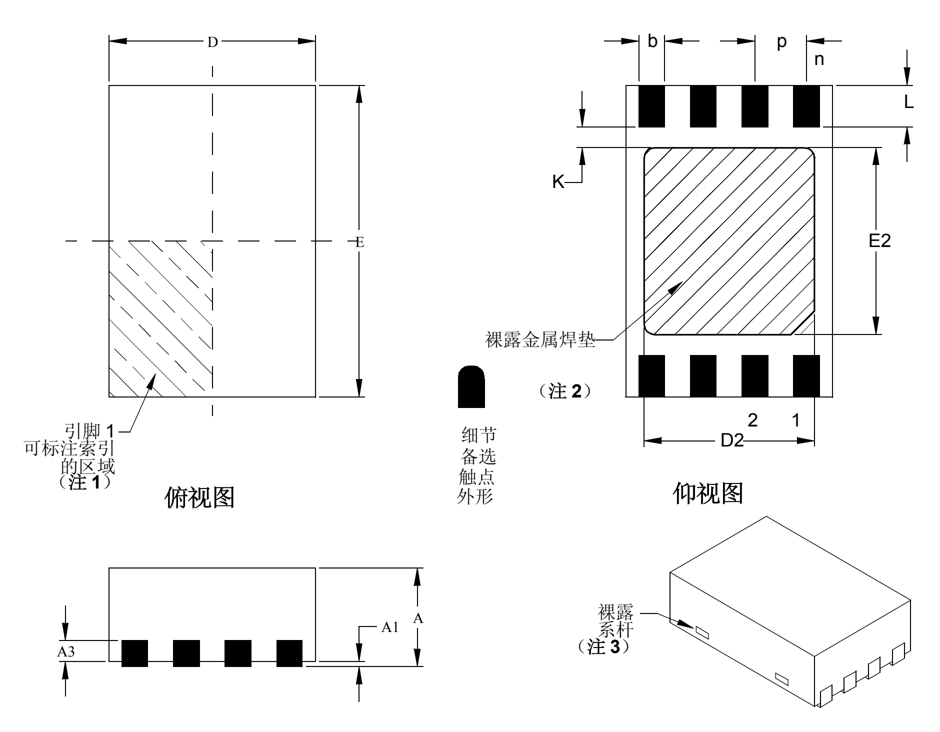
参考 ASME Y14.5M

等同于 JEITA（之前为 EIAJ）号：SC-74A

图号 C04-120

修订于 09-12-05

8 引脚塑封双列扁平无引线封装 （MC）主体 2x3x0.9 mm （DFN）——Saw Singulated

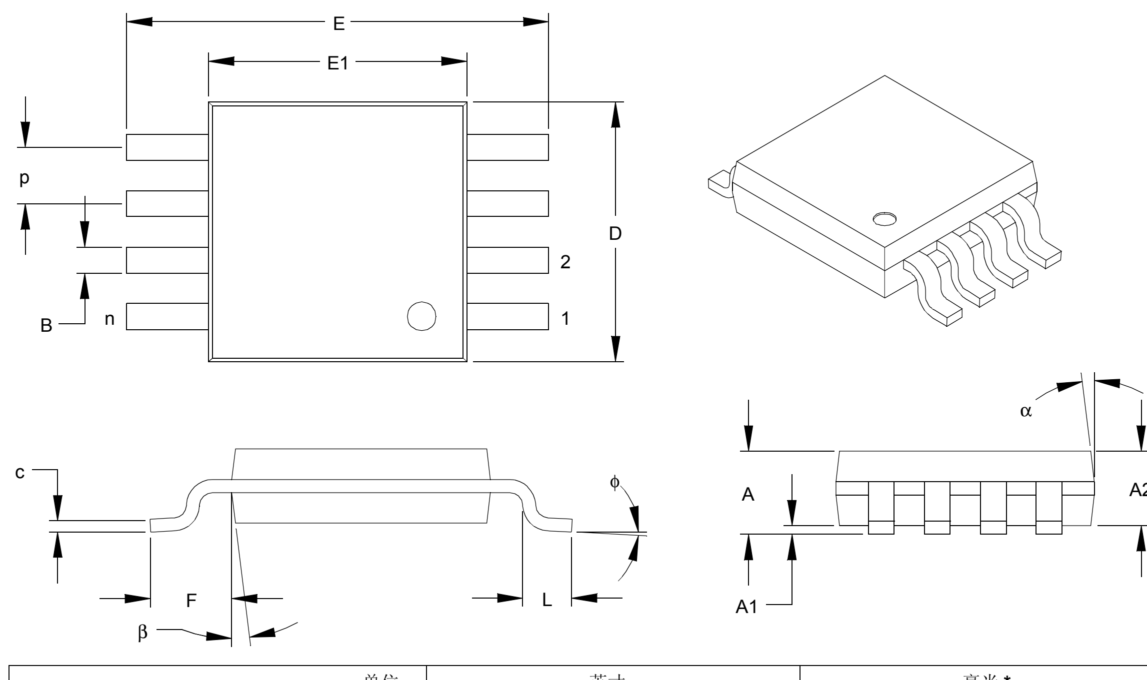


单位		英寸			毫米 *		
尺寸范围		最小	正常	最大	最小	正常	最大
引脚数	n		8			8	
引脚间距	e		.020 BSC			0.50 BSC	
总高度	A	.031	.035	.039	0.80	0.90	1.00
悬空间隙	A1	.000	.001	.002	0.00	0.02	0.05
触点厚度	A3		.008 REF.			0.20 REF.	
总长度	D		.079 BSC			2.00 BSC	
总宽度	E		.118 BSC			3.00 BSC	
裸露的焊垫长度	D2	.051	–	.069	1.30**	–	1.75
裸露的焊垫宽度	E2	.059	–	.075	1.50**	–	1.90
触点长度 §	L	.012	.016	.020	0.30	0.40	0.50
触点到裸露的焊垫间距 §	K	.008	–	–	0.20	–	–
触点宽度	b	.008	.010	.012	0.20	0.25	0.30

***** 控制参数
****** 不在 JEDEC 参数内
§ 重要特性
注：
1. 引脚 1 的可视索引特性可能会有所不同，但必须位于阴影区域。
2. 裸露的焊垫尺寸随管芯叶片大小而变化。
3. 封装两端可能有一个以上的裸露系杆。
BSC: 基本尺寸。理论上显示的是没有公差的精确值。
参考 ASME Y14.5M
REF: 参考尺寸，通常无公差，仅供参考。
参考 ASME Y14.5M
等同于 JEDEC 号：MO-229 VCED-2
图号 C04-123

修订于 09-12-05

8 引脚塑封微型小封装 （MS）（MSOP）



单位		英寸			毫米 *		
尺寸范围		最小	正常	最大	最小	正常	最大
引脚数	n		8			8	
引脚间距	p	.026 BSC			0.65 BSC		
总高度	A	-	-	.043	-	-	1.10
塑模封装厚度	A2	.030	.033	.037	0.75	0.85	0.95
悬空间隙	A1	.000	-	.006	0.00	-	0.15
总宽度	E	.193 BSC			4.90 BSC		
塑模封装宽度	E1	.118 BSC			3.00 BSC		
总长度	D	.118 BSC			3.00 BSC		
底脚长度	L	.016	.024	.031	0.40	0.60	0.80
底脚占位（参考）	F	.037 REF			0.95 REF		
底脚倾斜角	φ	0°	-	8°	0°	-	8°
引脚厚度	c	.003	.006	.009	0.08	-	0.23
引脚宽度	B	.009	.012	.016	0.22	-	0.40
塑模顶端锥度	α	5°	-	15°	5°	-	15°
塑模底端锥度	β	5°	-	15°	5°	-	15°

* 控制参数

注：

尺寸 D 和 E1 不包括塑模的毛边或突起。塑模每侧的毛边或突起不得超过 0.010 英寸（0.254 毫米）。

BSC：基本尺寸。理论上显示的是没有公差的精确值。

参考 ASME Y14.5M

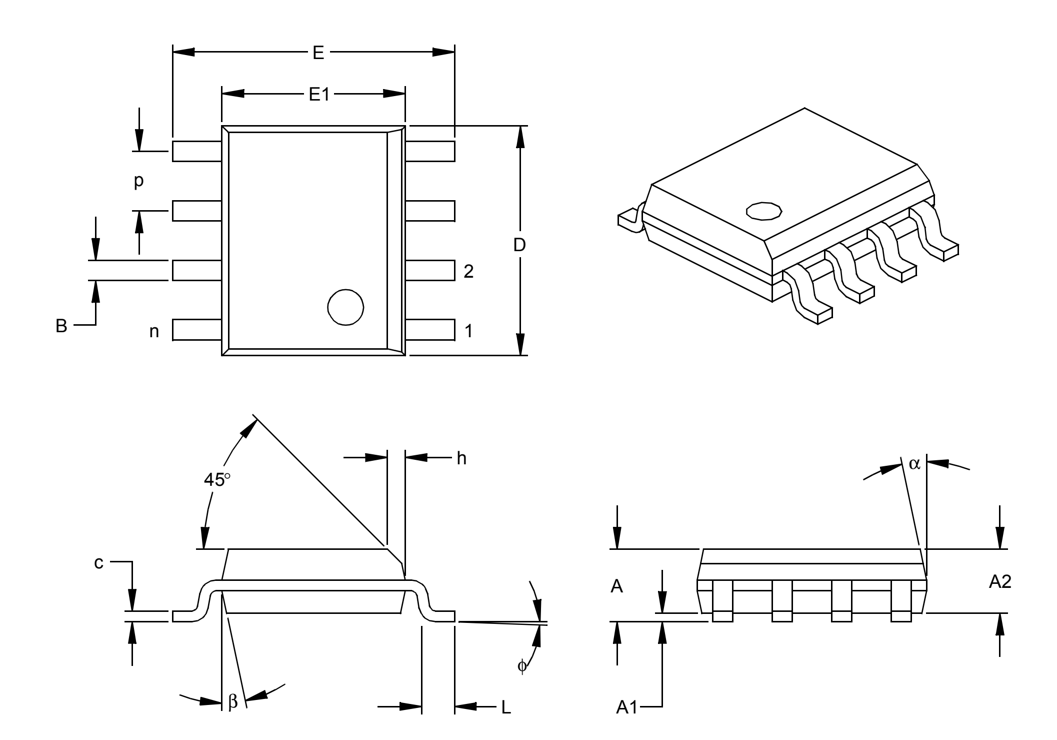
REF：参考尺寸，通常无公差，仅供参考。

参考 ASME Y14.5M

等同于 JEDEC 号：MO-187　　修订于 07-21-05

图号 C04-111

8 引脚塑封小型窄封装 （SN）——150 mil （SOIC）



	单位	英寸 *			毫米		
	尺寸范围	最小	正常	最大	最小	正常	最大
引脚数	n		8			8	
引脚间距	p		.050			1.27	
总高度	A	.053	.061	.069	1.35	1.55	1.75
塑模封装厚度	A2	.052	.056	.061	1.32	1.42	1.55
悬空间隙 §	A1	.004	.007	.010	0.10	0.18	0.25
总宽度	E	.228	.237	.244	5.79	6.02	6.20
塑模封装宽度	E1	.146	.154	.157	3.71	3.91	3.99
总长度	D	.189	.193	.197	4.80	4.90	5.00
斜面投影距离	h	.010	.015	.020	0.25	0.38	0.51
底脚长度	L	.019	.025	.030	0.48	0.62	0.76
底脚倾斜角	φ	0	4	8	0	4	8
引脚厚度	c	.008	.009	.010	0.20	0.23	0.25
引脚宽度	B	.013	.017	.020	0.33	0.42	0.51
塑模顶端锥度	α	0	12	15	0	12	15
塑模底端锥度	β	0	12	15	0	12	15

* 控制参数
§ 重要特性
注：
尺寸 D 和 E1 不包括塑模的毛边或突起。塑模每侧的毛边或突起不得超过 0.010 英寸（0.254 毫米）。
等同于 EIAJ 号：MS-012
图号 C04-057

附录 A： 版本历史

版本 C （2005 年 11 月）

修改内容如下：

- 增强了描述部分内容
- 重新安排了章节顺序
- 增加了 8 引脚 MSOP 和 DFN 封装

版本 B （2005 年 4 月）

- 更新产品标识部分 （PIS）中的器件编号
- 增加了附录 A：版本历史

版本 A （2005 年 4 月）

- 本文档初始版本

注：

产品标识体系

欲订货，或获取价格、交货等信息，请与我公司生产厂或各销售办事处联系。 .

器件编号	XXX	X	/XX
器件	电阻版本	温度范围	封装

器件：

MCP4021：	单电位计，具备 U/$\overline{D}$ 接口
MCP4021T：	单电位计，具备 U/$\overline{D}$ 接口（卷带式）（SOIC， MSOP）
MCP4022：	单变阻器，具备 U/$\overline{D}$ 接口
MCP4022T：	单变阻器，具备 U/$\overline{D}$ 接口（卷带式）（SOT-23-6）
MCP4023：	单电位计，接地，具备 U/$\overline{D}$ 接口
MCP4023T：	单电位计，接地，具备 U/$\overline{D}$ 接口（卷带式）（SOT-23-6）
MCP4024：	单变阻器，接地，具备 U/$\overline{D}$ 接口
MCP4024T：	单变阻器，接地，具备 U/$\overline{D}$ 接口（卷带式）（SOT-23-5）

电阻版本：

202 = 2.1 kΩ
502 = 5 kΩ
103 = 10 kΩ
503 = 50 kΩ

温度范围：

E = -40°C 至 +125°C

封装：

CH = 塑封小型晶体管， 6 引脚
MC = 塑封双列扁平无引线 （2x3x0.9 mm），8 引脚
MS = 塑封 MSOP， 8 引脚
SN = 塑封 SOIC，（主体 150 mil ）， 8 引脚
OT = 塑封小型晶体管， 5 引脚

示例：

a) MCP4021-103E/MS： 10 kΩ, 8-LD MSOP
b) MCP4021-103E/SN： 10 kΩ, 8-LD SOIC
c) MCP4021T-103E/MC：T/R, 10 kΩ, 8-LD DFN
d) MCP4021T-103E/MS：T/R, 10 kΩ, 8-LD MSOP
e) MCP4021T-103E/SN：T/R, 10 kΩ, 8-LD SOIC
f) MCP4021-202E/MS： 2.1 kΩ, 8-LD MSOP
g) MCP4021-202E/SN： 2.1 kΩ, 8-LD SOIC
h) MCP4021T-202E/MC：T/R, 2.1 kΩ, 8-LD DFN
i) MCP4021T-202E/MS：T/R, 2.1 kΩ, 8-LD MSOP
j) MCP4021T-202E/SN：T/R, 2.1 kΩ, 8-LD SOIC
k) MCP4021-502E/MS： 5 kΩ, 8-LD MSOP
l) MCP4021-502E/SN： 5 kΩ, 8-LD SOIC
m) MCP4021T-502E/MC：T/R, 5 kΩ, 8-LD DFN
n) MCP4021T-502E/MS：T/R, 5 kΩ, 8-LD MSOP
o) MCP4021T-502E/SN：T/R, 5 kΩ, 8-LD SOIC
p) MCP4021-503E/MS： 50 kΩ, 8-LD MSOP
q) MCP4021-503E/SN： 50 kΩ, 8-LD SOIC
r) MCP4021T-503E/MC：T/R, 50 kΩ, 8-LD DFN
s) MCP4021T-503E/MS：T/R, 50 kΩ, 8-LD MSOP
t) MCP4021T-503E/SN：T/R, 50 kΩ, 8-LD SOIC

a) MCP4022T-202E/CH 2.1 kΩ, 6-LD SOT-23
b) MCP4022T-502E/CH 5 kΩ, 6-LD SOT-23
c) MCP4022T-103E/CH 10 kΩ, 6-LD SOT-23
d) MCP4022T-503E/CH 50 kΩ, 6-LD SOT-23

a) MCP4023T-202E/CH 2.1 kΩ, 6-LD SOT-23
b) MCP4023T-502E/CH 5 kΩ, 6-LD SOT-23
c) MCP4023T-103E/CH 10 kΩ, 6-LD SOT-23
d) MCP4023T-503E/CH 50 kΩ, 6-LD SOT-23

a) MCP4024T-202E/OT 2.1 kΩ, 5-LD SOT-23
b) MCP4024T-502E/OT 5 kΩ, 5-LD SOT-23
c) MCP4024T-103E/OT 10 kΩ, 5-LD SOT-23
d) MCP4024T-503E/OT 50 kΩ, 5-LD SOT-23

注：

请注意以下有关 Microchip 器件代码保护功能的要点：

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信：在正常使用的情况下， Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是 “牢不可破”的。

代码保护功能处于持续发展中。 Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字器件千年版权法案（Digital Millennium Copyright Act）》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
ISO/TS 16949:2002

Microchip 位于美国亚利桑那州 Chandler 和 Tempe、位于俄勒冈州 Gresham 及位于加利福尼亚州 Mountain View 的全球总部、设计中心和晶圆生产厂均于通过了 ISO/TS-16949:2002 认证。公司在 PICmicro® 8 位单片机、 KEELOQ® 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品方面的质量体系流程均符合 ISO/TS-16949:2002。此外， Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。